

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 04-309995

(43)Date of publication of application : 02.11.1992

(51)Int.Cl. G09G 3/36  
G02F 1/133  
G03B 33/12  
H04N 5/74

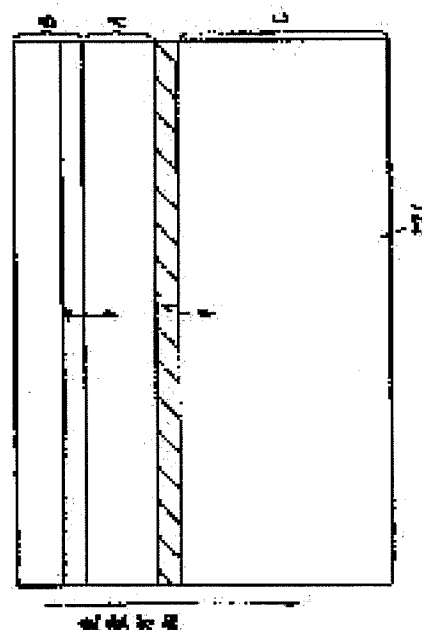
(21)Application number :	03-076171	(71)Applicant :	MATSUSHITA ELECTRIC IND CO LTD
(22)Date of filing :	09.04.1991	(72)Inventor :	TAKAHARA HIROSHI OMAE HIDEKI

(54) DRIVING METHOD FOR LIQUID CRYSTAL PANEL, LIQUID CRYSTAL DISPLAY DEVICE, AND LIQUID CRYSTAL PROJECTION TYPE TELEVISION

(57)Abstract:

PURPOSE: To provide the liquid crystal display device from which the influence of the hysteresis characteristic of high polymer dispersed liquid crystal is removed and its driving method.

CONSTITUTION: The high polymer dispersed liquid crystal has different voltage-transmissivity characteristic curves when a voltage is raised and fallen. A picture element display is made only in the voltage-rising direction so as to remove the hysteresis characteristic. A line (a) on a display screen 271 is scanned to the lower end direction by applying a common voltage (applied voltage of counter electrode). A line (b) is scanned in the same direction as above by applying display image data. In a range A, the common voltage is applied to picture elements. Therefore, all the picture elements are



applied with the common voltage and then applied with original display image data after the lapse of a certain time. The image display is made by using only the rising direction of the liquid crystal, so the influence of the hysteresis characteristic is eliminated and an excellent gradational display is made.

(11)特許出願公開番号

## 【特許請求の範囲】

【請求項1】 スイッチング素子が形成された液晶パネルと、前記スイッチング素子の動作状態と非動作状態を制御する複数のXドライブICと、前記複数のXドライブICのうち任意のICを選択する選択回路と、所定電圧を発生する電圧発生回路と、映像信号と前記電圧発生回路が発生する電圧を第1の所定期間よりも短い周期で相互に切り換え出力する切り換え回路と、前記XドライブICにデータを供給するデータ供給回路とを具備し、前記XドライブICは供給されるクロックにより内部に有するシフトレジスタ回路内のデータをシフトさせる機能と、前記データにもとづき出力端子からスイッチング素子を動作状態にさせる信号または非動作状態にさせる信号を出力する第1の動作と前記選択回路からの信号によりシフトレジスタ回路内のデータによらずすべての出力端子からスイッチング素子を非動作状態にさせる信号を出力する第2動作を行なう機能を有し、前記選択回路は前記切り換え回路と同期をとり前記第1の所定期間に複数のXドライブICを選択し、前記XドライブICに前記第1の動作または第2の動作を行なわせる機能を有し、前記データ供給回路は第2の所定期間に複数のデータをXドライブICのシフトレジスタ回路に供給することを特徴とする液晶表示装置。

【請求項2】 XドライブICのシフトレジスタ回路に供給されたデータが少なくとも1つのXドライブICのシフトレジスタ回路内に複数個保持されないように所定間隔あけて供給されていることを特徴とする請求項1記載の液晶表示装置。

【請求項3】 所定間隔は0.5ミリ秒以上であることを特徴とする請求項2記載の液晶表示装置。

【請求項4】 電圧発生回路が出力する電圧は液晶パネルの対向電極電位またはその近傍の電位の電圧であることを特徴とする請求項1記載の液晶表示装置。

【請求項5】 液晶パネルは高分子分散液晶パネルであることを特徴とする請求項1記載の液晶表示装置。

【請求項6】 スイッチング素子が形成された液晶パネルと、前記スイッチング素子の動作状態と非動作状態を制御する複数のXドライブICと、前記複数のXドライブICのうち任意のICを選択する選択回路と、所定電圧を発生する電圧発生回路と、映像信号と前記電圧発生回路が発生する電圧を第1の所定期間よりも短い周期で相互に切り換え出力する切り換え回路と、XドライブICにデータを供給するデータ供給回路とを具備し、前記XドライブICは供給されるクロックにより内部に有するシフトレジスタ回路内のデータをシフトさせる機能と、前記データにもとづき複数の出力端子からスイッチング素子を動作状態にする信号または非動作状態にさせる信号を出力する第1の動作と、前記選択回路からの信号によりシフトレジスタ回路内のデータによらずすべての出力端子からスイッチング素子を非動作状態にさせる

信号を出力する第2の動作と、奇偶数フィールド判定信号によりスイッチング素子を動作状態にされる信号を出力する出力端子位置を変化させる第3の動作を行なう機能を有し、前記選択回路は前記切り換え回路と同期をとり前記第1の所定期間に複数のXドライブICを選択し、前記複数のXドライブICのうち1つに前記第1の動作を行わせている際は他のXドライブICは前記第2の動作を行わせる機能を有し、前記データ供給回路は第2の所定期間に複数のデータをXドライブICのシフトレジスタ回路に供給する機能を有することを特徴とする液晶表示装置。

【請求項7】 XドライブICのシフトレジスタ回路に供給されたデータが少なくとも1つのXドライブICのシフトレジスタ回路内に複数個保持されないように所定間隔あけて供給されていることを特徴とする請求項6記載の液晶表示装置。

【請求項8】 一画素に複数のスイッチング素子が形成され、かつ前記複数のスイッチング素子のうち少なくとも1つが第1のゲート信号線に接続され、また少なくとも他の1つが前記スイッチング素子と異なる第2のゲート信号線に接続された液晶パネルと、前記第1のゲート信号線と接続され前記スイッチング素子の動作状態と非動作状態を制御する第1のXドライブICと、前記第2のゲート信号線と接続され前記スイッチング素子の動作状態と非動作状態を制御する第2のXドライブICと、所定電圧を発生させる電圧発生回路と、映像信号と前記電圧発生回路が発生する電圧を第1の所定期間よりも短い周期で相互に切り換え出力する切り換え回路と、前記第1および第2のXドライブICにデータを供給するデータ供給回路と、X制御回路とを具備し、前記XドライブICは供給されるクロックにより内部に有するシフトレジスタ回路内のデータをシフトさせる機能と、前記データにもとづき出力端子からスイッチング素子を動作状態にさせる信号または非動作状態にさせる信号を出力する第1の動作と前記X制御回路からの信号によりシフトレジスタ回路内のデータによらずすべての出力端子からスイッチング素子を非動作状態にさせる信号を出力する第2の動作を行なわせる機能を有し、前記X制御回路は前記切り換え回路と同期をとり前記第1の所定期間に前記第1のXドライブICと前記第2のXドライブICを選択し、前記一方のXドライブICが第1の動作を行なわせている際は他方のXドライブICは第2の動作を行なわせる機能を有し、前記データ供給回路は前記第2の所定期間に前記第1および第2のXドライブICのシフトレジスタ回路に各々少なくとも1つ以上データを供給する機能を有し、かつ前記第1のXドライブICに供給するデータと前記第2のXドライブICに供給するデータの間隔は所定期間隔で供給することを特徴とする液晶表示装置。

【請求項9】 所定間隔は0.5ミリ秒以上であることを

を特徴とする請求項6または請求項8記載の液晶表示装置。

【請求項10】 電圧発生回路が出力する電圧は液晶パネルの対向電極電位またはその近傍の電位の電圧であることを特徴とする請求項6または請求項8記載の液晶表示装置。

【請求項11】 液晶パネルは高分子分散液晶パネルであることを特徴とする請求項6または請求項8記載の液晶表示装置。

【請求項12】  $n$ 行（ただし $n$ は整数）を有する液晶表示装置であって、 $i$ 行目（ $1 \leq i \leq n$ 、ただし $i$ は整数）の画素に表示画像データを、 $j$ 行目の画素（ $1 \leq j \leq n$ 、 $j \neq i$ 、 $j \neq i \pm 1$ 、ただし $i$ は整数）に所定閾値の信号データを所定走査期間に書き込み、順次、所定走査期間ごとに書きこみ位置をシフトさせることを特徴とする液晶パネルの駆動方法。

【請求項13】 液晶パネルは高分子分散液晶パネルであることを特徴とする請求項12記載の液晶表示装置。

【請求項14】 所定閾値の信号データは液晶パネルの対向電極電圧または近傍の前記電圧であることを特徴とする請求項12記載の液晶パネルの駆動方法。

【請求項15】 液晶パネルは各画素電極にスイッチング素子が形成されたアクティブマトリックス型液晶パネルであることを特徴とする請求項12記載の液晶パネルの駆動方法。

【請求項16】 所定閾値の信号データを書きこまれた画素に少なくとも0.5ミリ秒経過した後に表示画像データを書きこむように駆動することを特徴とする請求項12記載の液晶パネルの駆動方法。

【請求項17】 請求項1または請求項6もしくは請求項8記載の液晶表示装置と、光発生手段と、前記光発生手段が発生した光を前記液晶表示装置に導く第1の光学要素部品と、前記液晶表示装置で変調された光を投射する第2の光学要素部品を具備することを特徴とする液晶投写型テレビ。

【請求項18】 光発生手段が発生する光は色フィルタで青色光、緑色光および赤色光の3つの所定範囲の波長の光に分離され、かつ、前記3つの所定範囲の波長の光に対して少なくとも1つに液晶表示装置が配置されていることを特徴とする請求項17記載の液晶投写型テレビ。

【請求項19】 色フィルタはダイクロミックミラーであることを特徴とする請求項18記載の液晶投写型テレビ。

【請求項20】 青色光を変調する液晶パネルの光学像と、緑色光を変調する液晶パネルの光学像と、赤色光を変調する液晶パネルの光学像とが光学要素部品により、スクリーンの同一位置に投射されることを特徴とする請求項17記載の液晶投写型テレビ。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、主として小型の液晶パネルに表示された画像をスクリーン上に拡大投射する投写型テレビ（以後、液晶投写型テレビと呼ぶ）および主としてこの液晶投写型テレビに用いる液晶表示装置およびその駆動方法に関するものである。

【0002】

【従来の技術】 液晶表示装置は軽量、薄型など数多くの特徴を有するため、研究開発が盛んである。しかし、大画面化が困難であるなどの問題点も多い。そこで近年、小型の液晶パネルの表示画像を投写レンズなどにより拡大投射し、大画面の表示画像を得る液晶投写型テレビがにわかに注目をあつめてきている。現在、商品化されている液晶投写型テレビには液晶の施光特性を利用したツイストネマステック（以後、TNと呼ぶ）液晶表示装置が用いられている。

【0003】 まず、一般的な液晶パネルについて説明する。（図29）は液晶パネルの平面図である。（図29）において、221はスイッチング素子としての薄膜トランジスタ（以後、TFTと呼ぶ）などが形成されたガラス基板（以後、アレイ基板と呼ぶ）、222はITOなどからなる透明電極が形成された基板（以後、対向基板と呼ぶ）、203はアレイ基板221上のゲート信号線に接続されたTFTのオンオフを制御する信号を印加するドライブIC（以後、ゲートドライブICと呼ぶ）、202はアレイ基板221上のソース信号線にデータ信号を印加するためのドライブIC（以後、ソースドライブICと呼ぶ）、223は偏光板フィルム、224は封止樹脂である。

【0004】（図30）にTN液晶パネルの動作説明図を示す。（図30）において、231a、231bは偏光板、232は偏光方向、233は透明電極（以後、ITOと呼ぶ）、234は液晶分子、235は信号源、236はスイッチである。（図30）に示すように、オフ状態では入射偏光が90度回転し、オン状態では回転せずに透過する。したがって、2枚の偏光板231a、231bの偏光方向が直交していれば、オフ状態では光が透過、オン状態では遮光される。ただし偏光方向が互いに互いに平行であればその逆になる。以上のようにTN液晶パネルは光を変調し画像を表示する。

【0005】 以下、従来の液晶表示装置について説明する。（図28）は従来の液晶表示装置のブロック図である。（図28）において、211はビデオ信号を増幅するアンプ、212は正極性と負極性のビデオ信号を作る位相分割回路、213はフィールドごとに極性が反転した交流ビデオ信号を出力する出力切り換え回路、207は液晶パネル、214はソースドライブIC202およびゲートドライブIC203の同期および制御を行なうためのドライブ制御回路である。

【0006】 以下、従来の液晶表示装置の動作について

説明する。まず、ビデオ信号はアンプ211によりビデオ出力振幅が液晶の電気光学特性に対応するように利得調整が行なわれる。次に、利得調整されたビデオ信号は位相分割回路212に入り、正極性と負極性の2つのビデオ信号が作られる。この2つのビデオ信号は出力切り換え回路213に入り、フィールドごとに極性を反転したビデオ信号が出力される。このようにフィールドごとに信号の極性を反転させるのは、交流電圧を印加し液晶が劣化することを防止するためである。次に出力切り換え回路213からのビデオ信号はソースドライブIC202

202に入力され、ソースドライブIC202はドライブ制御回路213からの制御信号により、ビデオ信号のレベルシフト、サンプルホールドなどの処理を行ない、ゲートドライブIC203と同期をとって液晶パネル207のソース信号線に所定電圧を印加する。

【0007】(図27)はさらに詳しく従来の液晶表示装置を説明するための説明図である。(図27)において、201はX制御回路、203a, 203b, 203cはゲートドライブIC、204, 205, 206は液晶パネルの一画素の構成要素であり、それぞれTFT、付加容量、表示画素としての液晶である。なお、(図27)は(図28)のドライブ制御回路214、ゲートドライブIC203、ソースドライブIC202および液晶パネル207の一部を抽出した図である。

【0008】(図31)は従来の液晶表示装置の動作を説明するためのタイミングチャート図である。X制御回路201はゲートドライブIC203aのスタートパルス信号線ST1にスタートパルスを出力する。ゲートドライブIC203aはクロック信号線に印加されるクロックの立ち上がりで前記スタートパルスを内部のシフトレジスタ回路に取り込む。このシフトレジスタに取り込まれたデータ位置に対応して液晶パネル207のゲート信号線にTFTを動作状態にする電圧(以後、オン電圧と呼ぶ)を出力する。つまり、最初のクロックでゲート信号線G<sub>1</sub>にオン電圧が出力される。このオン電圧の出力位置はクロックにより順次シフトされる。したがって(図31)に示すようにクロックと同期してオン電圧出力位置がゲート信号線G<sub>2</sub>、G<sub>3</sub>、G<sub>4</sub>……とシフトされている。なお、オン電圧が出力されていない他の出力信号線からはTFTを非動作状態にする電圧(以後、オフ電圧と呼ぶ)が出力される。ソースドライブIC202からは前述のクロックと同期して映像信号が出力され、オン電圧位置の画素に映像信号が書きこまれる。なお、本明細書ではゲート信号線の方を行方向と呼び、ソース信号線の方を列方向と呼ぶ。

【0009】以下、(図32)を参照しながら従来の液晶パネルの駆動方法について説明する。(図32)は従来の液晶パネルの駆動方法の説明図である。(図32)ではゲート信号線G<sub>m</sub>(ただしmは整数)に接続されたTFTが駆動する画素をX<sub>m</sub>行、ソース信号線S<sub>n</sub>(た

だしnは整数)に接続されたTFTが駆動する画素をY<sub>n</sub>列とよぶ。先の液晶表示装置の駆動方法でも述べたように、ゲート信号線G<sub>1</sub>にオン電圧が印加されるとそれと同期してソースドライブICから映像信号が出力されX<sub>1</sub>行に信号a<sub>i</sub>(ただしi=1~n)が書き込まれる。次に同様にゲート信号線G<sub>2</sub>にオン電圧が印加されると同期してソースドライブICから映像信号が出力されX<sub>2</sub>行に信号b<sub>i</sub>が書きこまれる。以上の処理が順次繰り返され、1画面の表示画像が完成する。

【0010】なお、テレビ画像は1フレームで1画面の表示が行われる。1フレームは2フィールドである。通常、第1フィールドと第2フィールドにはそれぞれ240本の走査線つまり行に該当する映像信号がある。フィールドにおいて1行を書き込む期間を1水平走査期間と呼び、1フィールドを書き込む期間を1垂直走査期間と呼ぶ。(図32)は液晶パネルが240本以下のゲート信号線しかもたない場合の駆動方法を示している。つまり第1フィールドおよび第2フィールドは同様にX<sub>1</sub>行から表示画像データが書き込まれる。

【0011】以下、従来の液晶投写型テレビについて図面を参照しながら説明する。(図33)は従来の液晶投写型テレビの構成図である。(図33)において、261は集光光学系、262は赤外線透過させる赤外線カットミラー、263aは青色光反射ダイクロイックミラー(以後、BDMと呼ぶ)、263bは緑色光反射ダイクロイックミラー(以後、GDMと呼ぶ)、263cは赤色光反射ダイクロイックミラー(以後、RDMと呼ぶ)、264a, 264b, 264c, 266a, 266b, 266cは偏光板、265a, 265b, 265cは透過型のTN液晶表示装置、267a, 267b, 267cは投写レンズ系である。なお、説明に不要な構成物、たとえばフィールドレンズなどは図面から省略している。

【0012】以下、従来の液晶投写型テレビの動作について(図33)を参照しながら説明する。まず集光光学系261から出射された白色光はBDM263aにより青色光(以後、B光と呼ぶ)が反射され、このB光は偏光板264aに入射される。同様にBDM263aを透過した光はGDM263bにより緑色光(以後、G光と呼ぶ)が反射され偏光板264bに、また、RDM263cにより赤色光(以後、R光と呼ぶ)が反射され偏光板264cに入射される。偏光板では各色光の縦波成分または横波成分の一方の光のみを透過させ、光の偏光方向をそろえて各液晶表示装置に照射させる。この際、50%以上の光は前記偏光板で吸収され、透過光の明るさは最大でも半分以下となってしまう。

【0013】各液晶表示装置は映像信号により前記透過光を変調する。変調された光はその変調度合により各偏光板266a, 266b, 266cを透過し、各投写レンズ系267a, 267b, 267cに入射して、前記

7

レンズ系によりスクリーン（図示せず）に拡大投射される。

【0014】

【発明が解決しようとする課題】 前述の説明でも明らかに、TN液晶を用いた液晶表示装置では、前述液晶へは直線偏光にして光を入射させる必要がある。したがって液晶表示装置の前後には偏光板を配置する必要がある。前述偏光板は理論的に50%以上の光を吸収してしまう。したがって、第1の課題としてスクリーンに拡大投射した際、低輝度画面しか得られないという課題がある。この課題を解決するため、TN液晶のかわりに高

分子分散液晶を用いる方法があり、高分子分散液晶を用いた液晶パネルは偏光板を用いないため光利用効率を非常に高くできる。

【0015】 以下簡単に高分子分散液晶について説明しておく。高分子分散液晶は、液晶と高分子の分散状態によって大きく2つのタイプに分けられる。1つは、水滴状の液晶が高分子中に分散しているタイプである。液晶は、高分子中に不連続な状態で存在する。以後、このような液晶をPDLCと呼び、また、前記液晶を用いた液晶パネルをPD液晶表示装置と呼ぶ。もう1つは、液晶層に高分子のネットワークを張り巡らせたような構造を採るタイプである。ちょうどスポンジに液晶を含ませたような格好になる。液晶は、水滴状とならず連続に存在する。以後、このような液晶をPNLCと呼び、また、前記液晶を用いた液晶表示装置をPN液晶表示装置と呼ぶ。前記2種類の液晶表示装置で画像を表示するためには光の散乱・透過を制御することにより行なう。

【0016】 PDLCは、液晶が配向している方向で屈折率が異なる性質を利用する。電圧を印加していない状態では、それぞれの水滴状液晶は不規則な方向に配向している。この状態では、高分子と液晶に屈折率の差が生じ、入射光は散乱する。ここで電圧を印加すると液晶の配向方向がそろふ。液晶が一定方向に配向したときの屈折率をあらかじめ高分子の屈折率と合わせておくと、入射光は散乱せずに透過する。

【0017】 これに対して、PNLCは液晶分子の配向の不規則さそのものを使う。不規則な配向状態、つまり電圧を印加していない状態では入射した光は散乱する。一方、電圧を印加し配列状態を規則的にすると光は透過する。なお、前述のPDLCおよびPNLCの液晶の動きの説明はあくまでもモデル的な考え方である。本発明においてはPD液晶表示装置とPN液晶表示装置のうち一方に限定するものではないが、説明を容易にするためPD液晶表示装置を例にあげて説明する。また、PDLCおよびPNLCを総称して高分子分散液晶と呼び、PD液晶表示装置およびPN液晶表示装置を総称して高分子分散液晶表示装置と呼ぶ。また、高分子分散液晶表示装置に注入する液晶を含有する液体を総称して液晶溶液または樹脂と呼び、前記液晶溶液中の樹脂成分が重合硬

8

化した状態をポリマーと呼ぶ。

【0018】 高分子分散液晶の動作について（図3（a）（b））を用いて簡単に述べる。（図3（a）（b））は高分子分散液晶パネルの動作の説明図である。（図3（a）（b））において、31はアレイ基板、32は画素電極、33は対向電極、34は水滴状液晶、35はポリマー、36は対向基板である。画素電極32にはTFT等が接続され、TFTのオン・オフにより画素電極に電圧が印加されて、画素電極上の液晶配向方向を可変させて光を変調する。（図3（a））に示すように電圧を印加していない状態では、それぞれの水滴状液晶34は不規則な方向に配向している。この状態ではポリマー35と液晶とに屈折率差が生じ入射光は散乱する。ここで（図3（b））に示すように画素電極に電圧を印加すると液晶の方向がそろふ。液晶が一定方向に配向したときの屈折率をあらかじめポリマーの屈折率と合わせておくと、入射光は散乱せずにアレイ基板31より出射する。

【0019】 以上のように、高分子分散液晶パネルは偏光板を用いないため、光利用効率が高く、非常に高輝度の表示画像が得られる。しかし、前記液晶パネルを液晶表示装置に用いようとする以下に課題がある。それは高分子分散液晶のヒステリシス特性である。ヒステリシス特性を（図4）に示す。（図4）に示すように高分子分散液晶は印加電圧の絶対値を徐々に上昇させた時の印加電圧対透過率のカーブと、印加電圧の絶対値を徐々に下降させた時とが同一軌跡とならない。つまりヒステリシス特性を有する。したがって、印加の電圧 $V_1$ から $V_0$ に変化させた時の透過率は $T_2$ であるが、印加電圧 $V_2$ から $V_0$ に変化させた時の透過率は $T_1$ となる。この現象は表示画像の階調表示に大きな支障をきたす。

【0020】 以上のことより、高分子分散液晶を用いれば光利用率が高くなり高輝度の表示画像が得られる。しかし、ヒステリシス特性があるため所望の良好な階調表示が行なえない。このことより、従来では高分子分散液晶を用いて高画質の液晶表示装置および液晶投写型テレビを構成することは困難であった。

【0021】

【課題を解決するための手段】 TN液晶を用いると偏光板により50%以上の光が吸収されてしまうため光利用効率が高く、高輝度画像表示が行なえず、また、大画面の表示画像が得られないという課題がある。そこで、本発明では高分子分散液晶を用いる。その際に高分子分散液晶のヒステリシス特性の影響がないようにして用いるところに特徴がある。

【0022】 第1の本発明の液晶表示装置はアクティブマトリックス型の高分子分散液晶パネルと、前記液晶パネルのゲート信号線に接続された複数のゲートドライバICと、前記複数のゲートドライバICのうち任意のICを選択し、選択されたICのすべての出力端子をオフ

9

電圧出力状態にする選択回路と、対向電極電圧（以降、コモン電圧と呼ぶ）を出力する電圧発生回路と、1水平走査期間の2分の1の期間に映像信号を、残りの2分の1の期間にコモン電圧を交互に切りかえ出力する切り換え回路を具備するものである。

【0023】第2の本発明の液晶表示装置は第1の本発明ゲートドライブICに奇数フィールド端子を付加し、第1フィールドと第2フィールドでオン電圧の出力開始端子位置が異なるように制御できるようにしたものである。また、隣接した2本のゲート信号線は2本ずつ同時にオン電圧が出力される。

【0024】第3の本発明の液晶表示装置は一面素に2個のTFTを形成したアクティブマトリックス型の高分子分散液晶パネルと、前記液晶パネルの2n（ただしnは整数）番目に位置するゲート信号線を左あるいは右端に引出し、2n-1番目に位置するゲート信号線を右あるいは左端に引きだし、左端に引き出されたゲート信号線に接続された第1のゲートドライブICと、右端に引き出されたゲート信号線に接続された第2のゲートドライブICと、コモン電圧を出力する電圧発生回路と、1水平走査期間の2分の1の期間に映像信号を、残りの2分の1の期間にコモン電圧を交互に切り換え出力する切り換え回路と、第1のゲートドライブICとゲートドライブICを2分の1水平走査期間で交互にイネーブル状態とディセーブル状態を切りかえるX制御回路を具備するものである。

【0025】本発明の液晶パネルの駆動方法はアクティブマトリックス型の高分子分散液晶のi行目の画素に表示画像データを書き込み、i行目以外のj行目の画素にコモン電圧を1水平走査期間に書き込むものである。駆動順序としてはj行目の画素にコモン電圧を書き込んだ後、所定期間経過後に前記j行目の画素に表示画像データを書き込むように駆動するものである。

【0026】本発明の液晶投写型テレビは、第1または第2もしくは第3の本発明の液晶表示装置を用いて構成したものであり、また、緑光変調用の液晶表示装置に印加する映像信号極性を赤および青光変調用の液晶表示装置に印加する映像信号極性と逆極性の信号を印加して駆動する。また、投写光学系としては、シュリーレン光学系を用い、散乱光を遮光し、平行光をスクリーンに投写することにより、高輝度・高コントラストの表示画像を実現できるものである。

【0027】

【作用】高分子分散液晶は（図4）でも明らかのようにヒステリシス特性をもっている。したがって、電圧 $V_0$ 印加時の透過率は $V_2$ から $V_0$ にするとときと $V_1$ と $V_0$ にするとときでは異なる。しかし、一度 $V_2$ の電圧を印加し立ちあがり方向のみを用いるようにすれば $V_0$ の電圧印加時はかならず透過率はC点の $T_2$ とすることができる。逆に $V_4$ にして立ち下がり方向のみを用いればかならず

10

d点の $T_1$ とすることができる。本発明ではまず1行または2行分の画素にコモン電圧を印加し、液晶の透過率をさげ、所定期間経過後、前記行分の画素に表示画像データを書き込む、つまり立ちあがり方向のみを用いる。したがって、ヒステリシス特性を除去することができ、良好な階調表示を行なうことができる。

【0028】

【実施例】以下、図面を参照しながら、第1の本発明の液晶表示装置について説明する。（図2）は第1の本発明の液晶表示装置のブロック図であり、（図1）は（図2）のソースドライブIC13、液晶パネル18、ゲートドライブIC14およびドライブ制御回路26の一部を抜きだして詳細に図示したものである。

【0029】本発明の液晶表示装置に用いる液晶パネルの液晶材料としてはネマチック液晶、スメクチック液晶、コレステリック液晶が好ましく、単一もしくは2種類以上の液晶性化合物や液晶性化合物以外の物質も含んだ混合物であっても良い。なお、先に述べた液晶材料のうちシアンビフェニル系のネマチック液晶が最も好ましい。樹脂材料としては透明なポリマーが好ましく、熱可塑性樹脂、熱硬化性樹脂、光硬化性樹脂のいずれであっても良いが、製造工程の容易さ、液晶相との分離等の点より紫外線硬化タイプの樹脂を用いるのが好ましい。具体的な例として紫外線硬化性アクリル系樹脂が例示され、特に紫外線照射によって重合硬化するアクリルモノマー、アクリルオリゴマーを含有するものが好ましい。これらは、紫外線を照射することによって樹脂のみ重合反応を起こしてポリマーとなり、液晶のみ相分離する。この際、樹脂分と比較して液晶の量が少ない場合には独立した粒子状の水滴状液晶が形成されるし、一方、液晶の量が多い場合は、樹脂マトリックスが液晶材料中に粒子状、または、ネットワーク状に存在し、液晶が連続層を成すように形成される。この際に水滴状液晶の粒子径、もしくはポリマーネットワークの孔径がある程度均一で、かつ大きさとしては $0.1\mu\text{m}$ ～数 $\mu\text{m}$ の範囲でなければ入射光の散乱性能が悪くコントラストが上がらない。なお、好ましくは水滴状液晶の粒子径もしくはポリマーネットワークの孔径は $0.5\mu\text{m}$ ～ $1.5\mu\text{m}$ の範囲がよい。この為にも紫外線硬化樹脂のように短時間で硬化が終了する材料でなければならない。また、液晶材料と樹脂材料の配向比は9:1～1:9であり、中でも2:1～1:2の範囲が好ましい。

【0030】電圧発生回路22はコモン電圧と同一電位の電圧を発生させる回路である。具体的には前記電圧は所定電位を有する電圧源から抵抗の分圧比により取り出す。ただし、アクティブマトリックス型液晶パネルは内部に寄生容量等があり、画素電極に印加するOV電位はコモン電圧とはならない。そのため前記抵抗をボリウム抵抗に構成し、電圧調整して出力できるようにしている。前記電圧はコモン電圧から1V程度ずれる場合が多



い。ここでは説明を容易にするために画素電極にコモン電圧を印加した時、画素電極の上の液晶層には全く電圧が印加されないとして説明していく。つまりコモン電圧で液晶への印加電圧は0Vと見なす。

【0031】切り換え回路23は1水平走査期間（以後、1Hと呼ぶ）の2分の1の時間のクロックに同期してゲインコントロール回路21から出力されるビデオ信号と電圧発生回路22が出力するコモン電圧を交互に切り換え出力する。したがって、映像信号とコモン電圧が交互に繰り返す信号を出力する。

【0032】ゲートドライブIC14a, 14b, 14cは内部にシフトレジスタを有しており、シフトレジスタの中のデータはクロック信号線CKに印加されるクロックの立ち上がりで1ビットシフトされる。また、クロックの立ち上がりでスタートパルス信号線に印加されたスタートパルスをシフトレジスタにデータとして取り込む。イネーブル信号線には“H”レベルのロジック信号が加わったときシフトレジスタ内のデータが反映され、該ゲート信号にオン電圧が出力される。“L”レベルのロジック信号の時はシフトレジスタ内のデータによらず前記ゲートドライブICの出力端子に接続されたすべてのゲート信号線にはオフ電圧が出力される。クロックに同期してシフトレジスタ内のデータはシフトされるが、最終段までシフトされるとキャリーパルス信号線より出力され、次のゲートドライブICのスタートパルスとなる。

【0033】選択回路12には、1/2 Hのクロックで動作し、X制御回路11のデータよりマルチプレクサの動作を行ない、任意のイネーブル信号線に“H”または“L”のロジック信号を送出する。また選択回路12は切り換え回路23と同期をとって動作する。

【0034】X制御回路11は1垂直走査期間（以後1Vと呼ぶ）の開始前にクリアパルスを出力し、前記パルスはゲートドライブIC14aのスタートパルスとなる。このクリアパルスはゲートドライブICのシフトレジスタ回路内をクロックに同期してシフトされていくが、ゲートドライブIC14aからキャリーパルスが出力され、このパルスがゲートドライブIC14bのスタートパルスとなった時点でスタート信号線にスタートパルス（以後Vスタートパルスと呼ぶ）が出力される。前記VスタートパルスはゲートドライブIC14aのスタートパルスとなる。Vスタートパルスは1垂直走査期間の表示画像データがある時点に一致させるようにして出力される。

【0035】ゲインコントロール回路21は入力されたビデオ信号を液晶パネルの電気光学特性範囲に適合するように増幅するアンプである。通常、高分子分散液晶パネルは立ち上がり電圧が1.5～2.0Vであり、最大透過率になる電圧はほぼ6.0V～7.0Vであるから、前記範囲に適合するように映像信号の信号振幅を調

整する。

【0036】以下、(図1)、(図2)および(図5)を参照しながら、第1の本発明の液晶表示装置の動作について説明する。(図5)は、第1の本発明の液晶表示装置のタイミングチャートである。なお、液晶パネルのゲート信号線は240本以下として説明する。

【0037】まず、ビデオ信号は先に述べたようにゲインコントロール回路21によりゲイン調整される一方、電圧発生回路22はコモン電圧を出力する。切り換え回路23は1/2 Hのクロックで映像信号とコモン電圧を切り換える。切り換え回路23の出力信号波形を(図5)の映像信号(S<sub>1</sub>)に示している。ここで映像信号(S<sub>1</sub>)とはソース信号線S<sub>1</sub>に印加される信号を想定している。前記信号は位相分割回路24に入力される。位相分割回路24は入力された映像信号の正極性と負極性の2つのビデオ信号を出力する。次に、位相分割回路24から出力される2つの正負のビデオ信号は出力切り換え回路25に入力される。出力切り換え回路25はフィールドごとに極性を反転させたビデオ信号を出力し、このビデオ信号をソースドライブIC13に出力する。ソースドライブIC13は、ドライブ制御回路26からの制御信号により映像信号のレベルシフト、A/D変換などを行ない、ゲートドライブIC14と同期をとって液晶パネル18に映像信号を印加する。

【0038】なお、切り換え回路23を(図2)のa点に挿入し、a点で電圧発生回路22が発生するコモン電圧と出力切り換え回路25が出力する映像信号とを合成しても(図5)の映像信号(S<sub>1</sub>)が実現できることは明らかである。

【0039】液晶パネル18はゲート信号線G<sub>i</sub>が該当する位置から画像を表示する。まず画面の下部、つまりゲートドライブIC14cが表示画像データを液晶パネル18に書き込んでいる時、X制御回路11からクリアパルスがゲートドライブIC14aにスタートパルスとして入力される。選択回路12は1/2 Hの周期でゲートドライブIC14aと14cのイネーブル端子にロジック信号を印加し、交互にシフトレジスタ回路のデータにもとづき、ゲート信号線にオン電圧またはオフ電圧を出力する状態（以後、アクティブ状態と呼ぶ）とすべてのゲート信号線にオフ電圧を出力する状態（以後、ノンアクティブ状態と呼ぶ）とを切り替える。ソース信号線に表示画像データが印加されている時、ゲートドライブIC14cがアクティブ状態に、コモン電圧が印加されている時にゲートドライブIC14aがノンアクティブ状態に制御される。

【0040】したがって、前記スタートパルスがゲートドライブIC14bのスタートパルスになる時点でゲートドライブIC14aの出力端子に接続された画素はすべてコモン電圧が印加され、液晶に電圧がかからず次第に光散乱状態となる。次に、ゲートドライブIC14b

にクリアーパルスが入力された後に、映像信号の第1行目の表示画素データのタイミングでVスタートパルスが出力され、このパルスはゲートドライブIC14aのスタートパルスとして入力される。今度は、選択回路12にはゲートドライブIC14aと14bを1/2Hの周間で交互にアクティブ状態とノンアクティブ状態に切り換える。ソース信号線に表示画素データが印加されている時はゲートドライブIC14aがアクティブ状態に、コモン電圧が印加されている時はゲートドライブIC14bがアクティブ状態にされる。ゲートドライブIC14cはたえずノンアクティブ状態にされる。

【0041】以上のようにして、ゲート信号線G<sub>1</sub>に接続された画素から順に画像が表示される。なお、クリアーパルスがゲートドライブIC14bのスタートパルスとなった時点でVスタートパルスをゲートドライブIC14aに印加するとしたが、これに限定するものではない。高分子液晶の立ち下がり時間は高速のものであれば1ミリ秒程度であるので、クリアーパルスとVスタートパルスの送出時間は1ミリ秒以上の間隔をあければよい。

【0042】以下、図面を参照しながら本発明の第1の実施例における液晶パネルの駆動方法について説明する。第1の実施例は主として第1の本発明の液晶表示装置の液晶パネルの駆動方法である。(図6)(図7)

(図8)は本発明の実施例における液晶パネルの駆動方法の説明図である。(図6)(図7)(図8)において1つの四角形は1画素を示し、X印はコモン電圧が印加されている画素を示している。なお、説明を容易にするため、ブランク表示の画素の表示内容は問わないものとする。以上のことは以下の図面に対しても同様である。

【0043】まず、クリアーパルスがゲートドライブIC14aに印加され、このクリアーパルスのシフトと同期して各ソース信号線にはコモン電圧が出力されている。したがって、液晶パネルの画面上部の行からコモン電圧が画素に書き込まれていく、コモン電圧を書き込まれた各表示画素は液晶の立ち下がり特性により次第に光を散乱するようになる。本実施例では光の散乱状態で画素は黒表示となるとして説明する。クリアーパルスが印加されてから0.5ミリ秒以上、好ましくは1ミリ秒以上経過後、VスタートパルスがゲートドライブIC14aに印加される。しかし、クリアーパルスとVスタートパルスの間隔があまりに長いと表示画像の黒表示部が大きくなり相対的に表示画像が暗くなってしまう。黒表示部が小さければ表示画像は暗くならず、また、前記黒表示部は1/60秒の周期で移動するため視覚的にはみえない。実験によれば(図4)のヒステリシス特性は立ち上がり方向のみを用いれば良好な階調表示が行なえる。また、表示画像は動画であっても次フィールドの表示画像とそう大きくは変化しない。つまり一つの画素のみに注目すれば書き込まれる電圧の変化量は大きくはない。

したがって一度コモン電圧を画素に書き込み、所定量分だけ画素の液晶の散乱を大きくすればたえず立ち上がり方向のみで画像表示でき、完全に散乱状態までする必要はない。

【0044】次に(図6)に示すように、今度は液晶パネルの上部より表示画像をa<sub>1</sub>、b<sub>1</sub>と順次書き込む。コモン電圧を書き込む行も順次シフトさせる。以上のようにして画像は表示される。したがって、各画素はコモン電圧が書き込まれ所定時間経過後、表示画像データが書き込まれる。(図8)はある時刻での表示画像の状態を示している。

【0045】本発明の液晶パネルの駆動方法をさらに定性的に示したのが(図34)である。(図9)において、イ行はコモン電圧を書き込んでいる行であり、ア行は表示画像データを書き込んでいる行である。したがって、Aの領域の行はコモン電圧が書き込まれている領域、Bは現フィールドの表示画像が表示されている領域、Cは前フィールドの表示画像が表示されている領域である。ア行とイ行は所定間隔の距離はなれて走査方向に動いていく。先にも述べたように、液晶パネル18にはフィールドごとに極性を反転させた信号を印加する。それに加えて隣接したソース信号線には互いに逆極性の信号を印加する。この逆極性とは、ある時刻に第1のソース信号線に正極性の信号が印加されておれば、第1のソース信号線に隣接した第2のソース信号線には負極性の信号が印加されていることを意味する。当然のことながら、第1と第2のソース信号線に印加される信号は極性が異なるだけでなく、表示画像によって映像信号の振幅値は異なることは言うまでもない。その時の状態を(図24)に示す。(図24)において、1つの四角形は1画素を意味し、+表示は正極性の電圧を保持していることを、また、-表示は負極性の電圧を保持していることを示している。(図24(a))の状態をある時刻つまりあるフィールドでの駆動状態とすると、1フィールド後の駆動状態は(図24(b))のごとくなる。以上の駆動を行なうことにより、フリッカが大幅に低減できる。この駆動方式を本発明の液晶表示装置および液晶パネルの駆動方法として用いている。なお、(図24)は画素の列方向に対して隣接する画素の極性をかえるものであったが、行方向に隣接する画素の極性をかえてもよいことは明らかである。

【0046】次に、第2の本発明の液晶表示装置について説明する。第2の本発明は第1の本発明と同様に(図2)のブロックで示される点では同一であるので、差異部分を重点に説明する。(図9)は第1の発明の(図1)に該当する部分を示す図である。なお、液晶パネル18のゲート信号線は240本以上形成されているものとする。

【0047】ゲートドライブICの動作タイミングチャートを(図10)に示す。(図1)に示すゲートドライ

ブ14Cとの差はフィールド信号線FDがあることである。フィールド信号線FDが“H”レベルのロジック信号が印加されているとき、クロックによりゲート信号線G<sub>1</sub>、G<sub>2</sub>、G<sub>3</sub>、G<sub>4</sub>と2本ずつオン電圧が出力される。また、“L”レベルのロジック信号が印加されている時は最初の1クロック時はゲート信号線G<sub>1</sub>のみにオン電圧が印加され、以後はクロックに同期してゲート信号線G<sub>2</sub>、G<sub>3</sub>、G<sub>4</sub>と2本ずつオン電圧が出力されている。他の点、たとえばイネーブル信号線のロジック信号によりアクティブ状態とノンアクティブ状態と切り換える点などは同一である。

【0048】(図11)は第2の本発明の液晶表示装置の動作を説明するためのタイミングチャートである。画面の下部、つまり、ゲートドライブIC71Cが表示画像を行ごとに画素に書き込んでいる時にクリアパルスがゲートドライブIC71aにスタートパルスとして入力される。選択回路12は1/2 Hの周期でゲートドライブIC71aと71cのイネーブル端子EN1、ENxにロジック信号を印加し、交互にアクティブ状態とノンアクティブ状態とを切りかえる。ソース信号線にコ  
モン電圧が印加されている時、ゲートドライブIC71aがアクティブ状態に、ソース信号線に表示画像データが印加されている時はゲートドライブIC71cがアクティブ状態にされる。なお、(図10)に示すように、ゲート信号線にオン電圧が出力される本数は2本ずつであることから2行分の画素に信号が書きこまれ、また、1Hに2ゲート信号線ずつシフトされる。

【0049】前記クリアパルスがゲートドライブIC71bのスタートパルスになる時点では、ゲートドライブIC71aの出力端子に接続された画素はすべてコ  
モン電圧が印加され、画素の液晶17に電圧がかからず、液晶の立ち下がり特性にあわせて徐々に光散乱状態となる。次にゲートドライブIC71bにクリアパルスが入力された後、VスタートパルスがゲートドライブIC71aのスタートパルスとして入力される。この際、第1行目の画素に書き込まれるべき表示画像データがソース信号線に印加されるようにタイミング調整されていることは言うまでもない。選択回路12はゲートドライブIC71aと71bを1/2 Hの周期で交互にアクティブ状態とノンアクティブ状態に切り換える。ソース  
信号線に表示画像データが印加されている時は、ゲートドライブIC71aがアクティブ状態に、ソース信号線にコモン電圧が印加されている時はゲートドライブIC71bがアクティブ状態にされる。アクティブ状態の時は隣接した2本のゲート信号線が同時にオン状態となる。ゲートドライブIC71cはたえずノンアクティブ状態にされる。

【0050】このように2本のゲート信号線を同時にオン状態にし、2行の画素に同一信号を書き込むのは、1フィールドでは240行の表示画像データしかなく、2

フィールドで1画面が完成されることによる。CRT方式テレビでは一本とばして画像を表示していく。液晶パネルはマトリックス型表示パネルであるので、1本ごとの飛び越し走査はやりにくく、また行なったとしても表示画面が暗くなることから用いられない。以上のように第1フィールドでは、ゲート信号線G<sub>2i-1</sub>、G<sub>2i</sub>(ただし、iは整数)が組となって同時にオン状態にされる。コモン電圧が画素に印加され、所定時間経過後、表示画像データが前記コモン電圧が印加された画素に書き込まれていく。また、第2フィールドではゲート信号線G<sub>2i-2</sub>、G<sub>2i-1</sub>(ただし、G<sub>0</sub>は存在しない)が組となって同時にオン状態にされ、コモン電圧が画素に印加されて所定時間経過後、表示画像データが前記コモン電圧が印加された画素に書き込まれていく。したがって各行の画素の表示画像は第1フィールドと第2フィールドのデータを平均したものの表示画像となる。以上のように第2の本発明の液晶表示装置ではゲートドライブICにフィールド判定信号線を設け、X制御回路72で制御を行なうことにより、ゲート信号線が240本以上となっても基本クロックは1/2 Hで駆動を行なうことができる。

【0051】以下、図面を参照しながら、本発明の第2の実施例における液晶パネルの駆動方法について説明する。ただし、第2の実施例は本発明の液晶表示装置の液晶パネルの駆動方法である。(図12)は本発明の第2の実施例における液晶パネルの駆動方法の説明図である。まず、クリアパルスがゲートドライブIC71aに印加され、このクリアパルスのシフトと同期して各ソース信号線にはコモン電圧が出力される。この際ゲート信号線はG<sub>1</sub>、G<sub>2</sub>、G<sub>3</sub>、G<sub>4</sub>、・・・、G<sub>2i-1</sub>、G<sub>2i</sub>と2本ずつオン電圧が印加される。シフトされる同期は1Hである。以上のように2行分の画素にコモン電圧が書き込まれていく。コモン電圧を書き込まれた画素は液晶の立ち下がり特性により徐々に光を散乱する。液晶が光を散乱するとシュリーレン光学系により遮光されるから画素は黒表示となる。今、液晶パネルのゲート信号線が480本、ゲートドライブICの出力端子数が60本とすると、液晶パネルには480/60=8個のゲートドライブICが使用される。1Vは1/60≒16ミリ秒である。したがって、ゲートドライブIC内をデータがシフトされる時間は16/8≒2ミリ秒となる。そこでゲートドライブIC71aに入力されたクリアパルスがゲートドライブIC71bのスタートパルスとなる時間はクリアパルスがX制御回路72から出力されてから約2ミリ秒後となる。クリアパルスがゲートドライブIC71bのスタートパルスとなったのち、X制御回路72からVスタートパルスが出力され、ゲートドライブIC71aのスタートパルスとなる。つまり、2ミリ秒経過後にVスタートパルスが出力される。したがって、コモン電圧が書き込まれている表示領域の範囲は

2ミリ秒であり、画素表示の1/8の領域となる。

【0052】次に、液晶パネルの上部より、先と同様にゲート信号に線G<sub>1</sub>、G<sub>2</sub>、G<sub>3</sub>、G<sub>4</sub>、・・・、G<sub>21-1</sub>、G<sub>21</sub>と2本ずつオン電圧が出力され、表示画像がVスタートパルスがシストレジスタ内を移動していくことにより書き込まれていく。(図11)のタイミングチャートの映像信号(S<sub>1</sub>)から明らかなように、1Hの前半の期間で表示画像データが画素に書き込まれ、後半の期間でコモン電圧が書き込まれる。したがって、表示画像を書き込まれている行およびコモン電圧を書き込まれている行が順次シフトされているように見える。なお、表示画像データとコモン電圧の書き込み順は順でもよい。これは他の本発明においても同様である。(図12)はある時刻での表示画像の状態を示している。(図12)においてAはコモン電圧を書き込まれている領域、Bは現フィールドの表示画像データが書き込まれている領域、Cは前フィールドの表示画像データが書き込まれている領域である。

【0053】クリアーパルスが最終段のゲートドライブICのキャリーパルスとなると次フィールドが開始される。まず、先と同様にX制御回路72から出力されるクリアーパルスがゲートドライブIC71aのスタートパルスとなる。まず、最初にゲート信号線G<sub>1</sub>のみがオンとなり、次からはG<sub>2</sub>、G<sub>3</sub>、G<sub>4</sub>、G<sub>5</sub>と2本ずつオン電圧が印加され、各画素にコモン電圧が書き込まれていく、シフトされる周期は1Hである。前記スタートパルスが次段のゲートドライブIC71bのスタートパルスとなると、VスタートパルスがゲートドライブIC71aに印加される。クリアーパルスの移動にともない、列方向にコモン電圧が書き込まれ、Vスタートパルスの移動にともない、列方向に画像表示が行なわれていく、したがって、前フィールドと今回のフィールドは一行ずつずれて表示するため、たとえばx<sub>2</sub>行は前フィールドのx<sub>2</sub>行と今回フィールドのx<sub>2</sub>行の画素表示がまざりあった表示となる。(図13)はある時刻での表示画素の状態を示している。以上のようにして2フィールドで1フレームが完成し一画面の表示が終了する。

【0054】次に第3の本発明の液晶表示装置について説明する。第3の本発明は第1の本発明と(図2)のブロック図はほぼ同一であるので、第1または第2の本発明の液晶表示装置との差異部分を重点に説明する。(図14)は第1の本発明の(図1)に該当する部分を示す図である。なお、液晶パネル18のゲート信号線は240本以上形成されているものとする。(図15)および(図16)は第3の本発明の液晶表示装置の動作を説明するためのタイミングチャートである。

【0055】1つの画素には、2つのスイッチング素子としてのTFTが形成されている。この2つのTFTは互いに異なるゲート信号線に接続されている。2つのTFTのソース端子は同一ソース信号線に接続されてい

る。液晶パネルの左右には、ゲートドライブICが積載される。ゲート信号線は1本おきに左右にひきだされ、ゲートドライブICに接続されている。(図10)では奇数番目のゲート信号線は左に積載されたゲートドライブIC(以後、左ゲートドライブICと呼ぶ)に、偶数番目のゲート信号線は右ゲートドライブIC(以後、右ゲートドライブICと呼ぶ)に接続されている。

【0056】X制御回路103は、左・右ゲートドライブICに対応するスタートパルス信号線、クロック信号線およびイネーブル信号線を有している。なお、クロック信号線は共通にしてもよい。

【0057】以下、第3の本発明の液晶表示装置の動作について説明する。映像信号には垂直ブランキング時間(以後、Vブランキングと呼ぶ)がある。通常、Vブランキングは1Vの約10%であるから、その時間は約2ミリ秒弱である。Vブランキングの開始とともにスタートパルスが左ゲートドライブIC101aに印加される。同時に各ソース信号線にはコモン電圧が印加される。まず、第1番目クロックでゲート信号線G<sub>11</sub>がオンとなり、このゲート信号線G<sub>11</sub>に接続されたTFTにコモン電圧が書きこまれる。つまり、1行分の画素にコモン電圧が書き込まれる。次のクロックでゲート信号線G<sub>13</sub>がオンとなり、このゲート信号線に接続された画素にコモン電圧が書き込まれる。つまり2行分の画素にコモン電圧が書きこまれる。このように順次奇数番目のゲート信号線がオンとなり、2行分ずつコモン電圧が画素に書き込まれていく。

【0058】Vブランキングが終了すると映像信号には表示画像データがあるようにタイミング調節されている。X制御回路103はスタートパルスを右ゲートドライブIC101cに印加する。同時に各ソース信号線にはコモン電圧と表示画像データが1/2 H周期でくりかえる信号が印加される。ソース信号線に表示画像データが印加されている時、偶数番目のゲート信号線がオンとなり、2行分の画素に表示画像データを書き込む。たとえば、ゲート信号線G<sub>12</sub>がオンとなればこのゲート信号線に接続されているTFTがオンとなり、表示画像データが書き込まれる。次のクロックで1ビットシフトされ、ゲート信号線G<sub>14</sub>がオンとなり、このゲート信号線に接続されているTFTがオンとなり、表示画像データが書き込まれる。したがって、左ゲートドライブICでコモン電圧が行ごとに画素に書きこまれ、それを追うようにして右ドライブICで表示画像データが行ごとに画素に書き込まれる。コモン電圧が書きこまれている行に表示画像データが書き込まれる時までの時間はVブランキング時間である。なお、(図15)の映像信号(S<sub>1</sub>)は極性が負極性であらわしているが、正極性であってもよい。ただし、次フィールドでは逆極性の表示画像データを画素に書きこみ、見かけ上、画素は交流駆動する必要がある。

【0059】次フィールドでは、タイミングチャートは(図16)のごとくなる。まずVブランキングの開始とともにスタートパルスが右ゲートドライブIC101cに印加される。同時に各ソース信号線にはコモン電圧が印加される。スタートパルス印加後、第1番目のクロックで、ゲート信号線G<sub>12</sub>がオンとなり、このゲート信号線G<sub>12</sub>に接続された画素にコモン電圧が書き込まれる。以後、クロックに同期して偶数番目のゲート信号線がオンとなり、このゲート信号線に接続された画素にコモン電圧が書き込まれる。つまり2行ずつコモン電圧が書き込まれていく。

【0060】Vブランキングが終了すると、X制御回路103はスタートパルスを左ゲートドライブIC101aのに印加する。同時に各ソース信号線にはコモン電圧と表示画像データが1/2 H周期でくりかえされる信号が印加される。ソース信号線に表示画像データが印加されている時、奇数番目のゲート信号線がオン状態であり、コモン電圧が印加されている時、偶数番目のゲート信号線がオン状態となる。つまり、コモン電圧と表示画像データが交互に画素に書き込まれる。その状態をタイミングチャート(図16)に示す。第3の本発明の液晶表示装置ではVブランキングを利用し、画素にコモン電圧を書きこみ、その後、表示画像データを書きこむ。またゲート信号線も交互に左右にひきだしている。したがって、第2の発明と比較してゲートドライブICの制御信号線が少なくすみ、また駆動も容易となる。なお、画素にコモン電圧を書き込んでから、前記画素に表示画像データを書き込むまでの時間はVブランキングよりも短くともまた長くしてもよい。これはX制御回路の動作を変化することにより対応できる。

【0061】以下し、図面を参照しながら、本発明の第3の実施例における液晶パネルの駆動方法について説明する。ただし、第3の実施例は本発明の液晶表示装置の液晶パネルの駆動方法である。(図17)(図18)

(図19)は本発明の第3の実施例における液晶パネルの駆動方法の説明図である。まず、第1フィールド前のVブランキングの開始とともに奇数番目のゲート信号線が順次オン状態となる、前記ゲート信号線に接続された画素にはコモン電圧が書き込まれていく。その状態を(図17)に示す。Vブランキングが終了すると、偶数番目のゲート信号線と奇数番目のゲート信号線は交互にオン状態となり、各ソース信号線には偶数番目のゲート信号線がオンのとき表示画像データが印加され、奇数番目のゲート信号線がオンのときはコモン電圧が印加される。この状態を(図18)に示す。(図18)において、Aはコモン電圧が書き込まれている表示画像領域、Bは現フィールドの表示画像データが書き込まれている表示画像領域、Cは前フィールドの表示画像データが書き込まれている表示画像領域である。

【0062】次フィールドでは、Vブランキングの開始

とともに偶数番目のゲート信号線が順次オン状態となり、このゲート信号線に接続された画素にはコモン電圧が書き込まれていく。Vブランキングが終了すると、奇数番目のゲート信号線と偶数番目のゲート信号線は1/2 Hの周期で交互にオン状態となる。各ソース信号線には奇数番目のゲート信号線オンのとき、表示画像データが印加され、偶数番目のゲート信号線がオンのときコモン電圧がソース信号線に印加される。つまり、偶数番目ゲート信号線に隣接された画素にはコモン電圧が、奇数番目のゲート信号線に接続された画素には表示画像データが書き込まれる。この状態を(図19)に示す。

(図18)に比較して表示画像データの書き込み位置が1行ずれていることがわかる。

【0063】以下、図面を参照しながら本発明の液晶投写型テレビについて説明する。(図20)は本発明の液晶投写型テレビの構成図である。ただし、説明に不要な構成要素は省略している。(図20)において、131は集光光学系であり、内部に凹面鏡および光発生手段としてのメタルハライドランプの250Wを有している。また凹面鏡は有視光のみを反射させるように構成されている。さらに集光光学系131の出射端には紫外線カットフィルタが配置されている。132は赤外線透過させ有視光のみを反射させる赤外線カットミラーである。ただし、赤外線カットミラー132は集光光学系131の内部に配置してもよいことは言うまでもない。また、133aは青色ダイクロイックミラー(以後BDMと呼ぶ)、133bは緑色ダイクロイックミラー(以後GDMと呼ぶ)、133cは赤色ダイクロイックミラー(以後RDMと呼ぶ)である。なお、BDM133aからRDM133cの配置は同図の順序に限定するものではなく、また、最後のRDM133cは全反射ミラーにおきかえてもよいことは言うまでもない。

【0064】134a、134bおよび134cは上述した第1または第2もしくは第3の本発明の液晶表示装置の液晶パネルである。なお、前記液晶パネルのうち、R光を変調する液晶パネル134cは他の液晶パネルと比較して水滴状液晶粒子径を大きく、もしくは液晶膜厚も厚めにして構成している。これは光が長波長になるほど散乱特性が低下するためである。水滴状液晶の粒子径は、重合させるときの紫外線光を制御すること、あるいは使用材料を変化させることにより制御できる。液晶膜厚はビーズ径を変化することにより調整できる。135a、135bおよび135cはレンズ、137a、137bおよび137cは投写レンズ、136a、136bおよび136cはしほりとしてのアパーチャである。なお、135、136および137でシュリーレン光学系を構成している。ただし、本発明でいうシュリーレン光学系とはアパーチャを有するものであり、本来のシュリーレン光学系とは構成が異なっている。また、特に支障のないかぎり135、136および137の組を投写レ

ンズ系と呼ぶ。また、アパーチャはレンズ135のFNo. が大きいとき必要がないことは明らかである。

【0065】投写レンズ系の配置等は、以下のとおりである。まず、液晶表示装置の高分子分散液晶パネル134とレンズ135との距離Lと、レンズ135とアパーチャ136までの距離はほぼ等しくなるように配置される。また、レンズ135は集光角 $\theta$ が約8度以下になるものが選ばれる。また、アパーチャ136の開口径Dは前述の距離Lが10cmとすると1cm程度に設定される。以上のような投写レンズ系は各液晶パネルを透過した平行光線を透過させ、各液晶パネルで散乱した光を遮光させる役割を果たす。その結果、スクリーン上に高コントラストのフルカラー表示が実現できる。アパーチャの開口径Dを小さくすればコントラストは向上する。しかし、スクリーン上の画像輝度は低下する。

【0066】本発明の液晶パネルの液晶層の膜厚が、10~15 $\mu$ mの時、少なくともレンズの集光角 $\theta$ は8度以下にする必要があった。中でも6度前後が最適であり、その時、コントラストは画面中心部で200:1であり、リア方式テレビで40インチスクリーンに投写した際、スクリーンゲインで400ft以上であり、CRT投写型テレビと比較して、同等以上の画面輝度を得ることができた。なお、その時のアパーチャの開口径は1cm、距離Lは10cm前後であった。より具体的には(図20)の構成図は(図21)に示す斜視図で示される。(図21)において、141、142はレンズ、143はミラー、144a、144bおよび144cは投写レンズまたは投写レンズ系である。

【0067】以下、本発明の液晶投写型テレビの動作について説明する。なお、R、G、B光のそれぞれの変調系については、ほぼ同一動作であるのでB光の変調系について例にあげて説明する。まず、集光光学系131から白色光が照射され、この白色光のB光成分はBDM133aにより反射される。このB光は高分子分散液晶パネル134aに入射する。高分子分散液晶パネル134aは、(図3(a)(b))に示すように画素電極に印加された信号により入射した光の散乱と透過状態を制御し、光を変調する。

【0068】散乱した光はアパーチャ136aで遮光され、逆に平行光または所定角度内の光はアパーチャ136aを通過する。変調された光は投写レンズ137aによりスクリーン(図示せず)に拡大投射される。以上のようにして、スクリーンには画像のB光成分が表示される。同様に高分子分散液晶パネル134bはG光成分の光を変調し、また、高分子分散液晶パネル134cはR光成分の光を変調して、スクリーン上にはカラー画像が表示される。

【0069】以下、本発明の液晶投写型テレビの駆動回路および駆動方法について説明する。(図22)は本発明の液晶投写型テレビの駆動回路の説明図である。(図

22)において、134cはR光を変調する液晶パネル、134bはG光を変調する液晶パネル、134aはB光を変調する液晶パネル、また、R1とR2およびトランジスタQでベースに入力されたビデオ信号の正極性と負極性のビデオ信号を作る位相分割回路を構成しており、(図2)の24が該当する。151a、151bおよび151cはフィールドごとに極性を反転させた交流ビデオ信号を液晶パネルに出力する出力切り換え回路であり、(図2)では25が該当する。ビデオ信号は所定値に利得調整されたのち、R、G、B光に対応する信号に分割される。このビデオ信号をそれぞれビデオ信号(R)、ビデオ信号(G)、ビデオ信号(B)とする。それぞれのビデオ信号(R)、(G)、(B)は各位相分割回路に入力され、この回路により正極性と負極性の2つのビデオ信号が作られる。

【0070】次に上述した3つのビデオ信号はそれぞれの出力切り換え回路151a、151b、151cに入力され、この回路によりフィールドごとに極性を反転させたビデオ信号を出力する。このようにフィールドごとに極性を反転させるのは、先にも述べたように液晶に交流電圧が印加されるようにして液晶の劣化を防止するためである。次にそれぞれの出力切り換え回路から出力されるビデオ信号はソースドライブIC13に入力される。ドライブ制御回路26はソースドライブIC13とゲートドライブIC14との同期をとり、液晶パネルに画像を表示させる。

【0071】次に人間の眼の視感度について説明する。人間の眼は波長555nm付近が最高感度となっている。光の3原色では緑が一番高く、次が赤で、青がもっとも鈍感である。この感度に比例した輝度信号を得るためには、赤色を30%、緑色を60%、青色を10%加えればよい。したがって、テレビ映像で白色を得るためにはR:B:G=3:6:1の比率で加えればよい。また、先にも述べたように液晶は交流駆動を行なう必要がある。交流駆動は液晶パネルの対向電極に印加する電圧(つまりコモン電圧)に対して正極性と負極性の信号が交互に印加されることにより行なわれる。本実施例では液晶パネルに正極性の信号が印加し視感度nの強さの光を変調している状態を+n、負極性の信号が印加し視感度nの強さの光を変調している状態を-nとあらわす。

【0072】たとえば、R:G:B=3:6:1の光が液晶パネルに照射されており、RとB用の液晶パネルに正極性の信号が印加され、G用の液晶パネルに負極性の信号が印加されておれば、+3・-6・+1とあらわすものとする。なお、R:G:B=3:6:1はNTSCのテレビ映像の場合であって、液晶投写型テレビでは光源のランプ・ダイクロイックミラーの特性などにより上記比率は異なってくる。(図15)では、+3・-6・+1と示されているとおり、R:G:B=3:6:1の光が照射され、RとB用の液晶パネルには正極の信号が

G用の液晶パネルには負極性の信号が印加されているところを示している。1フィールド後は、 $-3 \cdot +6 \cdot -1$ と表現される信号印加状態となる。

【0073】(図23)に各液晶パネルへの印加信号波形を示す。(図23(a))はR光を変調する液晶パネル134cの信号波形、(図23(b))はG光を変調する液晶パネル134bの信号波形、(図23(c))はB光を変調する液晶パネル134cの信号波形である。(図23(a)(b)(c))から明らかなように、G光変調用の信号波形をR・B光変調用の信号波形と逆極性になっている。通常、液晶表示装置には同一信号が印加されていても偶数フィールドと奇数フィールドでわずかに画素に保持される電圧に差が生じる。これは、TFTのオン電流およびオフ電流が映像信号の極性により異なる、あるいは配向膜などの正電界と負電界での保持特性が異なることなどにより生じる。この違いによりフリッカという現象があらわれる。しかし、本発明の液晶投写型テレビでは(図24(a)(b))に示すように、隣接したソース信号線間の信号の極性をかえ、また(図23)に示すようにG光変調用の信号をR、B光変調用の信号と逆極性にするにより、フリッカが視覚的に見えることを防止している。なお、G光変調用の信号を他と逆極性にしたのは、光の強度が $R : G : B = 3 : 6 : 1$ であり、信号の極性および人間の視覚を考慮したとき $(R+B) : G = (3+1) : 6 = 4 : 6$ となり、ほぼ1:1となりつりあうようにするためである。

【0074】なお、本実施例の液晶表示装置においては透過型液晶パネルのように表現して説明したが、これに、限定するものではなく、反射型の構造を取ってもよいことは明らかである。その際は画素電極は金属物質で形成すればよい。

【0075】また、(図14)において、1画素に接続された2つのTFTの各ソース端子は同一ソース信号線に接続するとしたがこれに限定するものではなく(図25)のごとく異なるソース信号線に接続してもよい。

【0076】また、本発明の液晶表示装置および液晶パネルの駆動方法においてはコモン電圧を画素に書きこむとしたがこれに限定するものではなく、絶対値の大きな電圧とおきかえてもよいことは明らかである。これは(図4)でもわかるとおり、電圧 $V_1$ を印加し、液晶分子を一度立ちあげらせ、立ち下がり方向(図の下への矢印方向)を用いても良好な階調表示が行なわれるためである。この場合、本発明の液晶投写型テレビにおいては(図26)の投写光学系を採用し、透過光を遮光するように構成することが望ましい。

【0077】また、(図23)においては投写レンズ系をシュリーレン光学系としたがこれに限定するものではなく、たとえば(図26)に示すように平行光を集光し遮光体192で遮光し、散乱光をスクリーンに投射する中心遮へい型の光学系を用いてもよいことは言うまでも

ない。

【0078】また、本発明の液晶表示装置の構成はTFTに限定するものではなく、ダイオードなどの2端子素子をスイッチング素子として用いる液晶表示装置でも有効である。

【0079】また、(図23)においては光はアレイ基板側から入射させるとしたが、これに限定するものではなく、対向基板から入射させても同様の効果が得られることは明らかである。以上のように、本発明の液晶装置および液晶投写型テレビは光の入射方向に左右されるものではない。

【0080】また、本発明の液晶投写型テレビの実施例においてはリア型液晶投写型テレビのように表現して説明したが、これに限定するものではなく反射型スクリーンに画像を投射するフロント型液晶投写型テレビでもよいことは言うまでもない。さらに、本実施例の液晶投写型テレビにおいては、ダイクロイックミラーにより色分離を行なうとしたがこれに限定するものではなく、たとえば吸収型色フィルタを用いて、色分離を行なってもよい。

【0081】また、本実施例の液晶投写型テレビにおいては、R、GおよびB光の変調系において投写レンズ系をそれぞれ1つずつ設けているが、これに限定するものではなく、たとえばミラーなどを用いて液晶パネルにより変調された表示画像を1つにまとめてから1つの投写レンズ系に入射させて投射する構成であってもよいことは言うまでもない。

【0082】

【発明の効果】以上のように、本発明の液晶表示装置は高分子分散液晶を用いているためTN液晶を用いた液晶表示装置に比較して2倍以上の高輝度画面を得ることができる。また、その液晶パネルの光の散乱特性と透過特性は良好であり、コントラストは200:1以上得ることができる。したがって、本発明の液晶表示装置を用いて液晶投写型テレビを構成することにより、100インチ以上の大画面ディスプレイを容易に実現できる。

【0083】また、本発明の液晶表示装置と液晶パネルの駆動方法では、画素にコモン電圧を一度書き込み液晶を立ち下がらせてから、表示画像データを書き込む。したがって、液晶の立ち上がり方向のみを用いて画像表示を行なう。高分子分散液晶は立ち上がりと立ち下がり時の電圧-透過特性カーブが同一軌跡でないという課題があり、従来では階調表示特性が劣っていたが、本発明により階調表示特性は良好となり、CRT以上の画像品位を実現できる。中でも第2の本発明の液晶表示装置はゲートドライブICにフィールド信号線を設け、奇数フィールドと偶数フィールドでゲート信号線の駆動開始信号線位置を変化させ、かつ2本ずつゲート信号線をオン状態とさせていくので、ゲート信号線が480本あっても、従来のノンインタレース走査と同一の1/2Hのクロ

ックで良好な画像表示を実現できる。

【0084】また第3の本発明の液晶表示装置ではゲート信号線を一本おきに左右にひきだし、表示画像を書き込むのに先だってVブランキングの開始とともに画面上端の画素からコモン電圧を書きこむ方法をとる。したがって、第2の本発明の液晶表示装置に比較して、ゲートドライバICの制御が容易になり構成も簡単となる。

【0085】本発明の液晶投写型テレビでは、本発明の液晶表示装置を用いているため、画面の高輝化が実現でき、高分子分散液晶特有のヒステリシス特性もないので高品位の画像を実現できる。また、G光の変調用の液晶パネルの信号位相とR・B光の変調用の液晶パネルの信号位相とを逆位相にし、かつ隣接する行また列の位相をも互いに逆位相とすることにより全くフリッカのない画像表示を実現できる。

【図面の簡単な説明】

【図1】第1の本発明の液晶表示装置の説明図である。

【図2】第1の本発明の一実施例における液晶表示装置のブロック図である。

【図3】高分子分散液晶パネルの動作説明である。

【図4】高分子分散液晶の電圧-透過率特性図である。

【図5】第1の本発明の液晶表示装置に係る各種信号波形のタイミングチャートである。

【図6】本発明の第1の実施例における液晶パネルの駆動方法の説明図である。

【図7】本発明の第1の実施例における液晶パネルの駆動方法の説明図である。

【図8】本発明の第1の実施例における液晶パネルの駆動方法の説明図である。

【図9】第2の本発明の一実施例における液晶表示装置の説明図である。

【図10】第2の本発明の液晶表示装置に係る各種信号波形のタイミングチャートである。

【図11】第2の本発明の液晶表示装置に係る各種信号波形のタイミングチャートである。

【図12】本発明の第2の実施例における液晶パネルの駆動方法の説明図である。

【図13】本発明の第2の実施例における液晶パネルの駆動方法の説明図である。

【図14】第3の本発明の一実施例における液晶表示装置の説明図である。

【図15】第3の本発明の液晶表示装置に係る各種信号波形のタイミングチャートである。

【図16】第3の本発明の液晶表示装置に係る各種信号波形のタイミングチャートである。

【図17】本発明の第3の実施例における液晶パネルの

駆動方法の説明図である。

【図18】本発明の第3の実施例における液晶パネルの駆動方法の説明図である。

【図19】本発明の第3の実施例における液晶パネルの駆動方法の説明図である。

【図20】本発明の一実施例における液晶投写型テレビの説明図である。

【図21】本発明の一実施例における液晶投写型テレビの説明図である。

【図22】本発明の液晶投写型テレビの一部回路図である。

【図23】本発明の液晶投写型テレビの駆動方法の説明図である。

【図24】本発明の液晶投写型テレビの駆動方法の説明図である。

【図25】本発明の液晶表示装置の他の実施例の説明図である。

【図26】本発明の液晶投写型テレビの他の実施例の説明図である。

【図27】従来の液晶表示装置の説明図である。

【図28】従来の液晶表示装置のブロック図である。

【図29】液晶パネルの外観図である。

【図30】TN液晶の動作の説明図である。

【図31】(図28)に示す従来の液晶表示装置のタイミングチャートである。

【図32】従来の液晶パネルの駆動方法の説明図である。

【図33】従来の液晶投写型テレビの説明図である。

【図34】本発明の液晶投写型テレビの駆動方法の説明図である。

【符号の説明】

11, 72, 103, 201 X制御回路

12 選択回路

14, 71, 101 ゲートドライバIC

22 電圧発生回路

23 切り換え回路

31 アレイ基板

33 対向電極

34 水滴状液晶

35 ポリマー

36 対向電極

134 高分子分散液晶パネル

136 アパーチャ

192 遮光体

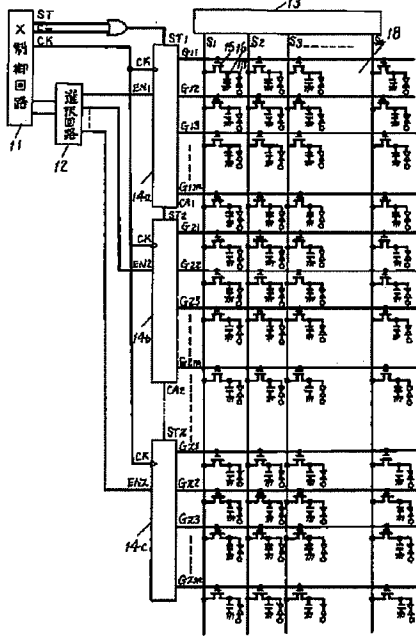
265 TN液晶表示装置

271 表示画面



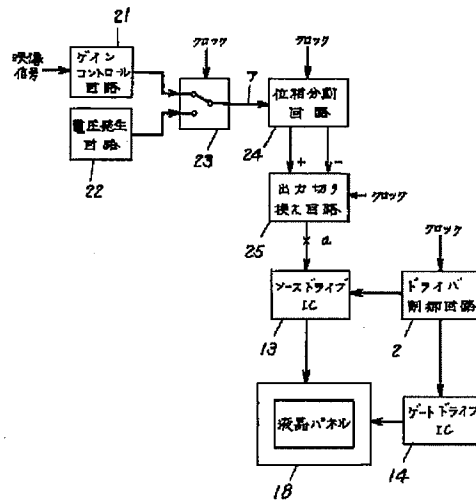
【図1】

- 11…X制御回路  
12…選択回路  
13…ソースドライバIC  
Mo, Ma, Mc…ゲートドライバIC  
15…TFT  
16…付加容量  
17…液晶(表示素子)  
18…液晶パネル  
ST…スタートパルス信号線  
CL…クリアパルス信号線  
CK…クロック信号線  
EN1, EN2, ENX…イネーブル信号線  
CA1, CA2…キャリアパルス信号線

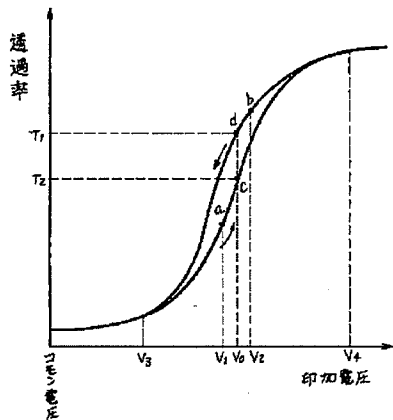


【図2】

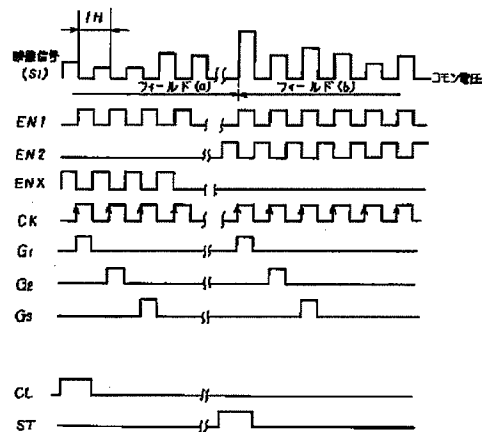
- 14…ゲートドライバIC  
21…ゲインコントロール回路  
22…電圧発生回路  
23…切り換え回路  
24…位相分割回路  
25…出力切り換え回路  
26…ドライバ制御回路



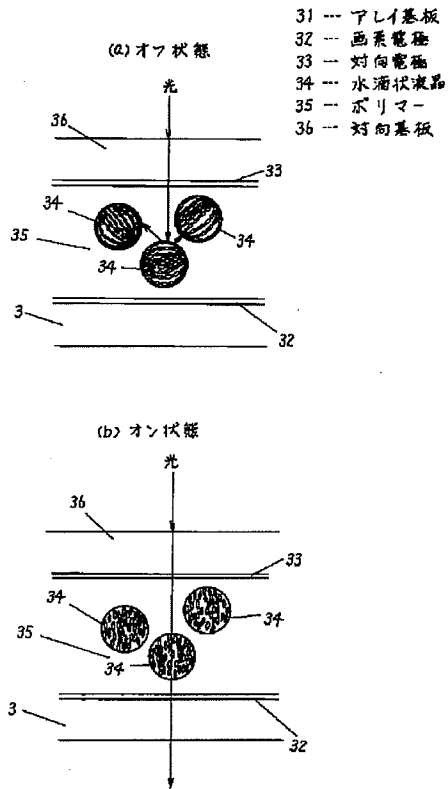
【図4】



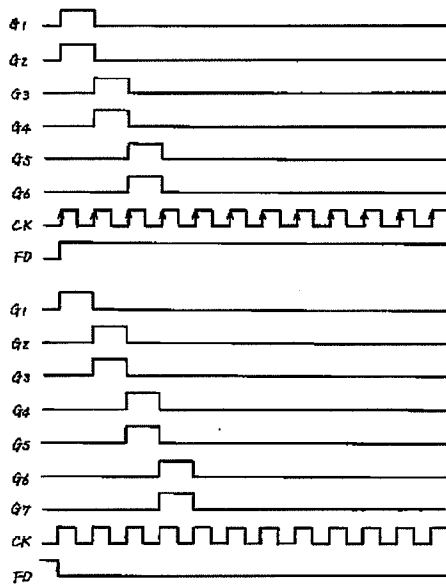
【図5】



【図3】



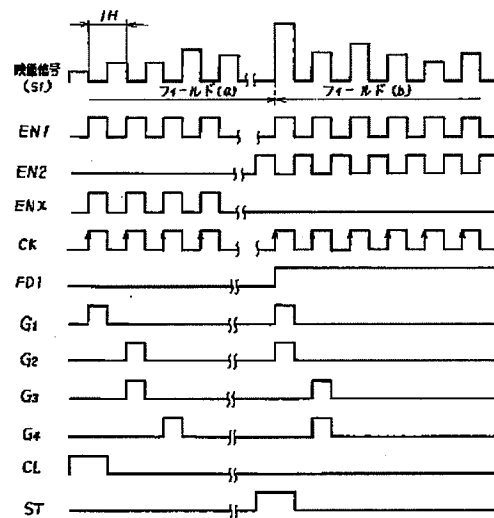
【図10】



【図6】

	S1	S2	S3	S4	S5	...S <sub>m-3</sub>	S <sub>m-2</sub>	S <sub>m-1</sub>	S <sub>m</sub>
	$f_1$	$f_2$	$f_3$	$f_4$	$f_5$	$f_{n-3}$	$f_{n-2}$	$f_{n-1}$	$f_n$
Q1	X <sub>11</sub>	X	X	X	X	X	X	X	X
Q2	X <sub>12</sub>	X	X	X	X	X	X	X	X
Q3	X <sub>13</sub>	X	X	X	X	X	X	X	X
Q4	X <sub>14</sub>	X	X	X	X	X	X	X	X
Q5	X <sub>15</sub>	X	X	X	X	X	X	X	X
Q6	X <sub>16</sub>								
Q7	X <sub>17</sub>								
Q8	X <sub>18</sub>								
Q9	X <sub>19</sub>								
Q10	X <sub>110</sub>								
Q <sub>m-4</sub>	X <sub>m-4</sub>								
Q <sub>m-3</sub>	X <sub>m-3</sub>								
Q <sub>m-2</sub>	X <sub>m-2</sub>								
Q <sub>m-1</sub>	X <sub>m-1</sub>								
Q <sub>m</sub>	X <sub>m</sub>								
Q <sub>m+1</sub>	X <sub>m+1</sub>								
Q <sub>m+2</sub>	X <sub>m+2</sub>								
Q <sub>m+3</sub>	X <sub>m+3</sub>								

【図11】



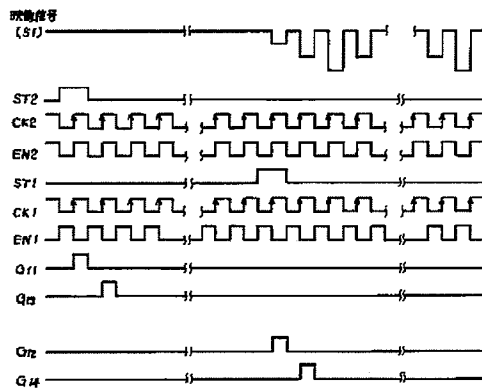
【図7】

	S1	S2	S3	S4	S5	...Sn-2	Sn-1	Sn	
	y1	y2	y3	y4	y5	yn-2	yn-1	yn	
Q1	x1	a1	a2	a3	a4	a5	an-2	an-1	an
Q2	x2	b1	b2	b3	b4	b5	bn-2	bn-1	bn
Q3	x3	c1	c2	c3	c4	c5	cn-2	cn-1	cn
Q4	x4	d1	d2	d3	d4	d5	dn-2	dn-1	dn
Q5	x5	e1	e2	e3	e4	e5	en-2	en-1	en
Q6	x6	X	X	X	X	X	X	X	X
Q7	x7	X	X	X	X	X	X	X	X
Q8	x8	X	X	X	X	X	X	X	X
Q9	x9	X	X	X	X	X	X	X	X
Q10	x10	X	X	X	X	X	X	X	X
Qm-4	xm-4	X	X	X	X	X	X	X	X
Qm-3	xm-3	X	X	X	X	X	X	X	X
Qm-2	xm-2								
Qm-1	xm-1								
Qm	xm								
Qm+1	xm+1								
Qm+2	xm+2								
Qm+3	xm+3								

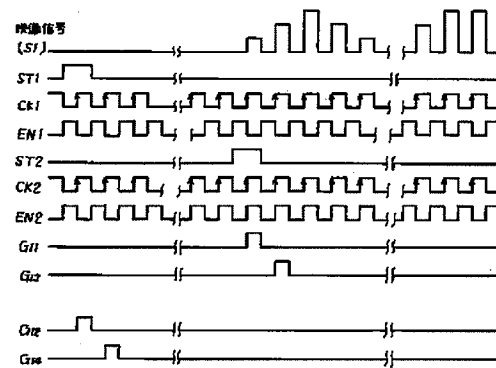
【図8】

	S1	S2	S3	S4	S5	...S <sub>n-2</sub>	S <sub>n-1</sub>	S <sub>n</sub>	
		y <sub>1</sub>	y <sub>2</sub>	y <sub>3</sub>	y <sub>4</sub>	y <sub>5</sub>	y <sub>n-2</sub>	y <sub>n-1</sub>	y <sub>n</sub>
Q1									
	x <sub>1</sub>	a <sub>1</sub>	a <sub>2</sub>	a <sub>3</sub>	a <sub>4</sub>	a <sub>5</sub>	a <sub>n-2</sub>	a <sub>n-1</sub>	a <sub>n</sub>
Q2									
	x <sub>2</sub>	b <sub>1</sub>	b <sub>2</sub>	b <sub>3</sub>	b <sub>4</sub>	b <sub>5</sub>	b <sub>n-2</sub>	b <sub>n-1</sub>	b <sub>n</sub>
Q3									
	x <sub>3</sub>	c <sub>1</sub>	c <sub>2</sub>	c <sub>3</sub>	c <sub>4</sub>	c <sub>5</sub>	c <sub>n-2</sub>	c <sub>n-1</sub>	c <sub>n</sub>
Q4									
	x <sub>4</sub>	d <sub>1</sub>	d <sub>2</sub>	d <sub>3</sub>	d <sub>4</sub>	d <sub>5</sub>	d <sub>n-2</sub>	d <sub>n-1</sub>	d <sub>n</sub>
Q5									
	x <sub>5</sub>	e <sub>1</sub>	e <sub>2</sub>	e <sub>3</sub>	e <sub>4</sub>	e <sub>5</sub>	e <sub>n-2</sub>	e <sub>n-1</sub>	e <sub>n</sub>
Q6									
	x <sub>6</sub>	f <sub>1</sub>	f <sub>2</sub>	f <sub>3</sub>	f <sub>4</sub>	f <sub>5</sub>	f <sub>n-2</sub>	f <sub>n-1</sub>	f <sub>n</sub>
Q7									
	x <sub>7</sub>	g <sub>1</sub>	g <sub>2</sub>	g <sub>3</sub>	g <sub>4</sub>	g <sub>5</sub>	g <sub>n-2</sub>	g <sub>n-1</sub>	g <sub>n</sub>
Q8									
	x <sub>8</sub>	h <sub>1</sub>	h <sub>2</sub>	h <sub>3</sub>	h <sub>4</sub>	h <sub>5</sub>	h <sub>n-2</sub>	h <sub>n-1</sub>	h <sub>n</sub>
Q9									
	x <sub>9</sub>	x	x	x	x	x	x	x	x
Q10									
	x <sub>10</sub>	x	x	x	x	x	x	x	x
Q <sub>m-4</sub>									
	x <sub>m-4</sub>	x	x	x	x	x	x	x	x
Q <sub>m-3</sub>									
	x <sub>m-3</sub>	x	x	x	x	x	x	x	x
Q <sub>m-2</sub>									
	x <sub>m-2</sub>	x	x	x	x	x	x	x	x
Q <sub>m-1</sub>									
	x <sub>m-1</sub>	x	x	x	x	x	x	x	x
Q <sub>m</sub>									
	x <sub>m</sub>	x	x	x	x	x	x	x	x
Q <sub>m+1</sub>									
	x <sub>m+1</sub>	x <sub>1</sub>	x <sub>2</sub>	x <sub>3</sub>	x <sub>4</sub>	x <sub>5</sub>	x <sub>n-2</sub>	x <sub>n-1</sub>	x <sub>n</sub>
Q <sub>m+2</sub>									
	x <sub>m+2</sub>	y <sub>1</sub>	y <sub>2</sub>	y <sub>3</sub>	y <sub>4</sub>	y <sub>5</sub>	y <sub>n-2</sub>	y <sub>n-1</sub>	y <sub>n</sub>
Q <sub>m+3</sub>									
	x <sub>m+3</sub>	z <sub>1</sub>	z <sub>2</sub>	z <sub>3</sub>	z <sub>4</sub>	z <sub>5</sub>	z <sub>n-2</sub>	z <sub>n-1</sub>	z <sub>n</sub>
⋮									

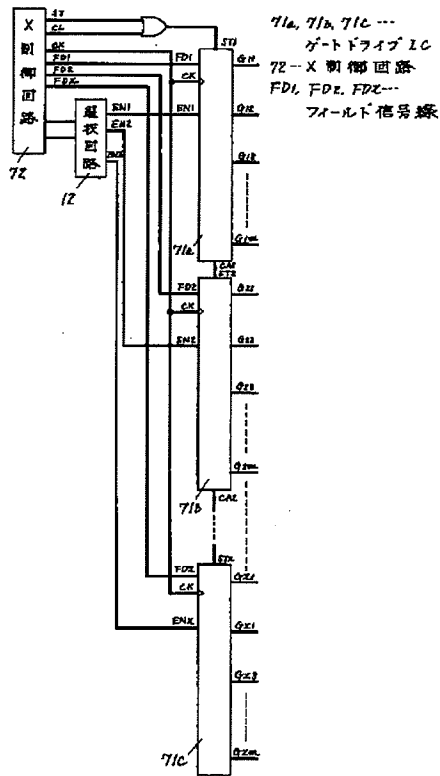
【図15】



【図16】



【図9】



【図12】

	S1	S2	S3	S4	S5	...	Sn-3	Sn-2	Sn-1	Sn
G1		y1	y2	y3	y4	y5	yn-3	yn-2	yn-1	yn
G2	x1	a1	a2	a3	a4	a5	an-3	an-2	an-1	an
G3	x2	a1	a2	a3	a4	a5	an-3	an-2	an-1	an
G4	x3	b1	b2	b3	b4	b5	bn-3	bn-2	bn-1	bn
G5	x4	b1	b2	b3	b4	b5	bn-3	bn-2	bn-1	bn
G6	x5	c1	c2	c3	c4	c5	cn-3	cn-2	cn-1	cn
G7	x6	c1	c2	c3	c4	c5	cn-3	cn-2	cn-1	cn
G8	x7	d1	d2	d3	d4	d5	dn-3	dn-2	dn-1	dn
G9	x8	d1	d2	d3	d4	d5	dn-3	dn-2	dn-1	dn
G10	x9	x	x	x	x	x	x	x	x	x
Gm-4	x10	x	x	x	x	x	x	x	x	x
Gm-3	xm-4	x	x	x	x	x	x	x	x	x
Gm-2	xm-3	x	x	x	x	x	x	x	x	x
Gm-1	xm-2	x	x	x	x	x	x	x	x	x
Gm	xm-1	x	x	x	x	x	x	x	x	x
Gm+1	xm	y1	y2	y3	y4	y5	yn-3	yn-2	yn-1	yn
Gm+2	xm+1	y1	y2	y3	y4	y5	yn-3	yn-2	yn-1	yn
Gm+3	xm+2	z1	z2	z3	z4	z5	zn-3	zn-2	zn-1	zn
	xm+3	z1	z2	z3	z4	z5	zn-3	zn-2	zn-1	zn

【図17】

	S1	S2	S3	S4	S5	...	Sn-3	Sn-2	Sn-1	Sn
G1	x1	x	x	x	x	x	x	x	x	x
G2	x2	x	x	x	x	x	x	x	x	x
G3	x3	x	x	x	x	x	x	x	x	x
G4	x4	x	x	x	x	x	x	x	x	x
G5	x5	x	x	x	x	x	x	x	x	x
G6	x6									
G7	x7									
G8	x8									
G9	x9									
G10	x10									
Gm-4	xm-4									
Gm-3	xm-3									
Gm-2	xm-2									
Gm-1	xm-1									
Gm	xm									

【図18】

	S1	S2	S3	S4	S5	...	Sn-3	Sn-2	Sn-1	Sn
G1	x1	a1	a2	a3	a4	a5	an-3	an-2	an-1	an
G2	x2	a1	a2	a3	a4	a5	an-3	an-2	an-1	an
G3	x3	b1	b2	b3	b4	b5	bn-3	bn-2	bn-1	bn
G4	x4	b1	b2	b3	b4	b5	bn-3	bn-2	bn-1	bn
G5	x5	c1	c2	c3	c4	c5	cn-3	cn-2	cn-1	cn
G6	x6	c1	c2	c3	c4	c5	cn-3	cn-2	cn-1	cn
G7	x7	d1	d2	d3	d4	d5	dn-3	dn-2	dn-1	dn
G8	x8	d1	d2	d3	d4	d5	dn-3	dn-2	dn-1	dn
G9	x9	x	x	x	x	x	x	x	x	x
G10	x10	x	x	x	x	x	x	x	x	x
Gm-4	xm-4	x	x	x	x	x	x	x	x	x
Gm-3	xm-3	x	x	x	x	x	x	x	x	x
Gm-2	xm-2	y1	y2	y3	y4	y5	yn-3	yn-2	yn-1	yn
Gm-1	xm-1	y1	y2	y3	y4	y5	yn-3	yn-2	yn-1	yn
Gm	xm	z1	z2	z3	z4	z5	zn-3	zn-2	zn-1	zn
	xm+1	z1	z2	z3	z4	z5	zn-3	zn-2	zn-1	zn

【図13】

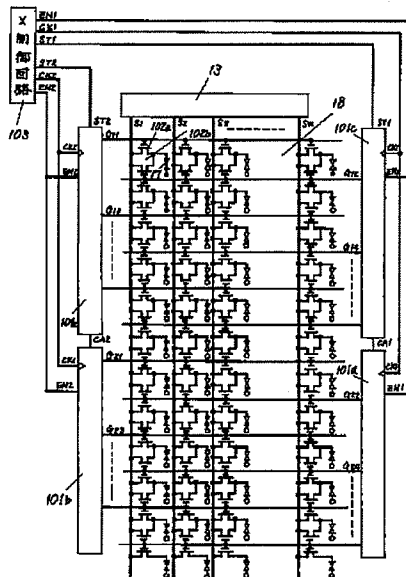
	ST	ST	ST	ST	ST	ST	ST	ST	ST
	$y_1$	$y_2$	$y_3$	$y_4$	$y_5$	$y_{n-3}$	$y_{n-2}$	$y_{n-1}$	$y_n$
G <sub>1</sub>	X <sub>1</sub>	a <sub>1</sub>	a <sub>2</sub>	a <sub>3</sub>	a <sub>4</sub>	a <sub>5</sub>	a <sub>n-3</sub>	a <sub>n-2</sub>	a <sub>n</sub>
G <sub>2</sub>	X <sub>2</sub>	b <sub>1</sub>	b <sub>2</sub>	b <sub>3</sub>	b <sub>4</sub>	b <sub>5</sub>	b <sub>n-3</sub>	b <sub>n-2</sub>	b <sub>n</sub>
G <sub>3</sub>	X <sub>3</sub>	b <sub>1</sub>	b <sub>2</sub>	b <sub>3</sub>	b <sub>4</sub>	b <sub>5</sub>	b <sub>n-3</sub>	b <sub>n-2</sub>	b <sub>n</sub>
G <sub>4</sub>	X <sub>4</sub>	C <sub>1</sub>	C <sub>2</sub>	C <sub>3</sub>	C <sub>4</sub>	C <sub>5</sub>	C <sub>n-3</sub>	C <sub>n-2</sub>	C <sub>n</sub>
G <sub>5</sub>	X <sub>5</sub>	C <sub>1</sub>	C <sub>2</sub>	C <sub>3</sub>	C <sub>4</sub>	C <sub>5</sub>	C <sub>n-3</sub>	C <sub>n-2</sub>	C <sub>n</sub>
G <sub>6</sub>	X <sub>6</sub>	d <sub>1</sub>	d <sub>2</sub>	d <sub>3</sub>	d <sub>4</sub>	d <sub>5</sub>	d <sub>n-3</sub>	d <sub>n-2</sub>	d <sub>n</sub>
G <sub>7</sub>	X <sub>7</sub>	d <sub>1</sub>	d <sub>2</sub>	d <sub>3</sub>	d <sub>4</sub>	d <sub>5</sub>	d <sub>n-3</sub>	d <sub>n-2</sub>	d <sub>n</sub>
G <sub>8</sub>	X <sub>8</sub>	X	X	X	X	X	X	X	X
G <sub>9</sub>	X <sub>9</sub>	X	X	X	X	X	X	X	X
G <sub>10</sub>	X <sub>10</sub>	X	X	X	X	X	X	X	X
G <sub>m-4</sub>	X <sub>m-4</sub>	X	X	X	X	X	X	X	X
G <sub>m-3</sub>	X <sub>m-3</sub>	X	X	X	X	X	X	X	X
G <sub>m-2</sub>	X <sub>m-2</sub>	X	X	X	X	X	X	X	X
G <sub>m-1</sub>	X <sub>m-1</sub>	y <sub>1</sub>	y <sub>2</sub>	y <sub>3</sub>	y <sub>4</sub>	y <sub>5</sub>	y <sub>n-3</sub>	y <sub>n-2</sub>	y <sub>n</sub>
G <sub>m</sub>	X <sub>m</sub>	y <sub>1</sub>	y <sub>2</sub>	y <sub>3</sub>	y <sub>4</sub>	y <sub>5</sub>	y <sub>n-3</sub>	y <sub>n-2</sub>	y <sub>n</sub>
G <sub>m+1</sub>	X <sub>m+1</sub>	z <sub>1</sub>	z <sub>2</sub>	z <sub>3</sub>	z <sub>4</sub>	z <sub>5</sub>	z <sub>n-3</sub>	z <sub>n-2</sub>	z <sub>n</sub>
G <sub>m+2</sub>	X <sub>m+2</sub>	z <sub>1</sub>	z <sub>2</sub>	z <sub>3</sub>	z <sub>4</sub>	z <sub>5</sub>	z <sub>n-3</sub>	z <sub>n-2</sub>	z <sub>n</sub>
G <sub>m+3</sub>	X <sub>m+3</sub>								

【図19】

	ST	ST	ST	ST	ST	ST	ST	ST	ST
	$y_1$	$y_2$	$y_3$	$y_4$	$y_5$	$y_{n-3}$	$y_{n-2}$	$y_{n-1}$	$y_n$
G <sub>1</sub>	X <sub>1</sub>	a <sub>1</sub>	a <sub>2</sub>	a <sub>3</sub>	a <sub>4</sub>	a <sub>5</sub>	a <sub>n-3</sub>	a <sub>n-2</sub>	a <sub>n</sub>
G <sub>2</sub>	X <sub>2</sub>	b <sub>1</sub>	b <sub>2</sub>	b <sub>3</sub>	b <sub>4</sub>	b <sub>5</sub>	b <sub>n-3</sub>	b <sub>n-2</sub>	b <sub>n</sub>
G <sub>3</sub>	X <sub>3</sub>	b <sub>1</sub>	b <sub>2</sub>	b <sub>3</sub>	b <sub>4</sub>	b <sub>5</sub>	b <sub>n-3</sub>	b <sub>n-2</sub>	b <sub>n</sub>
G <sub>4</sub>	X <sub>4</sub>	C <sub>1</sub>	C <sub>2</sub>	C <sub>3</sub>	C <sub>4</sub>	C <sub>5</sub>	C <sub>n-3</sub>	C <sub>n-2</sub>	C <sub>n</sub>
G <sub>5</sub>	X <sub>5</sub>	C <sub>1</sub>	C <sub>2</sub>	C <sub>3</sub>	C <sub>4</sub>	C <sub>5</sub>	C <sub>n-3</sub>	C <sub>n-2</sub>	C <sub>n</sub>
G <sub>6</sub>	X <sub>6</sub>	d <sub>1</sub>	d <sub>2</sub>	d <sub>3</sub>	d <sub>4</sub>	d <sub>5</sub>	d <sub>n-3</sub>	d <sub>n-2</sub>	d <sub>n</sub>
G <sub>7</sub>	X <sub>7</sub>	d <sub>1</sub>	d <sub>2</sub>	d <sub>3</sub>	d <sub>4</sub>	d <sub>5</sub>	d <sub>n-3</sub>	d <sub>n-2</sub>	d <sub>n</sub>
G <sub>8</sub>	X <sub>8</sub>	X	X	X	X	X	X	X	X
G <sub>9</sub>	X <sub>9</sub>	X	X	X	X	X	X	X	X
G <sub>10</sub>	X <sub>10</sub>	X	X	X	X	X	X	X	X
G <sub>m-7</sub>	X <sub>m-7</sub>	X	X	X	X	X	X	X	X
G <sub>m-6</sub>	X <sub>m-6</sub>	X	X	X	X	X	X	X	X
G <sub>m-5</sub>	X <sub>m-5</sub>	X	X	X	X	X	X	X	X
G <sub>m-4</sub>	X <sub>m-4</sub>	y <sub>1</sub>	y <sub>2</sub>	y <sub>3</sub>	y <sub>4</sub>	y <sub>5</sub>	y <sub>n-3</sub>	y <sub>n-2</sub>	y <sub>n</sub>
G <sub>m-3</sub>	X <sub>m-3</sub>	y <sub>1</sub>	y <sub>2</sub>	y <sub>3</sub>	y <sub>4</sub>	y <sub>5</sub>	y <sub>n-3</sub>	y <sub>n-2</sub>	y <sub>n</sub>
G <sub>m-2</sub>	X <sub>m-2</sub>	z <sub>1</sub>	z <sub>2</sub>	z <sub>3</sub>	z <sub>4</sub>	z <sub>5</sub>	z <sub>n-3</sub>	z <sub>n-2</sub>	z <sub>n</sub>
G <sub>m-1</sub>	X <sub>m-1</sub>	z <sub>1</sub>	z <sub>2</sub>	z <sub>3</sub>	z <sub>4</sub>	z <sub>5</sub>	z <sub>n-3</sub>	z <sub>n-2</sub>	z <sub>n</sub>
G <sub>m</sub>	X <sub>m</sub>								

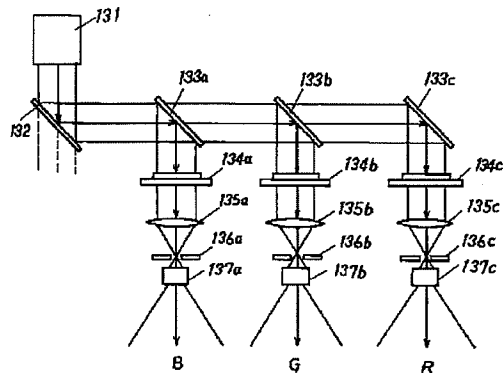
【図14】

101a, 101b, 101c, 101d --- ゲートドライブIC  
 102a, 102b --- TET  
 103 --- X制御回路  
 EN1, EN2 --- イネーブル信号線  
 CK1, CK2 --- クロック信号線  
 ST1, ST2 --- スタートパルス信号線  
 CA1, CA2 --- キャリーパルス信号線



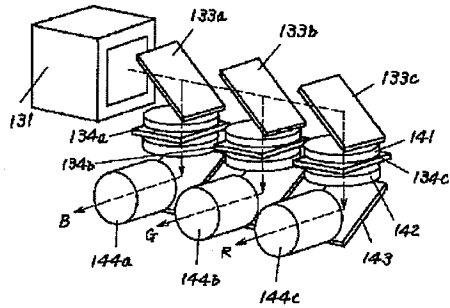
【図20】

131 --- 集光光学系  
 132 --- 赤外線カットミラー  
 133a, 133b, 133c --- ダイクロイックミラー  
 134a, 134b, 134c --- 高分子分散液晶パネル  
 135a, 135b, 135c --- レンズ  
 136a, 136b, 136c --- アパーチャ  
 137a, 137b, 137c --- 投影レンズ



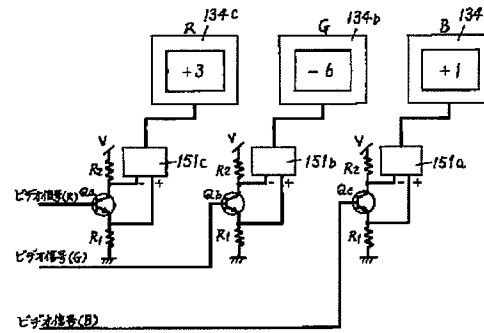
【図21】

141, 142 ... レンズ  
 143 ... ミラー  
 144a, 144b, 144c ... 複写レンズ系

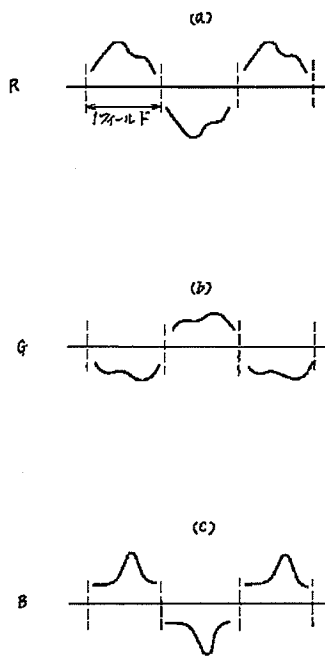


【図22】

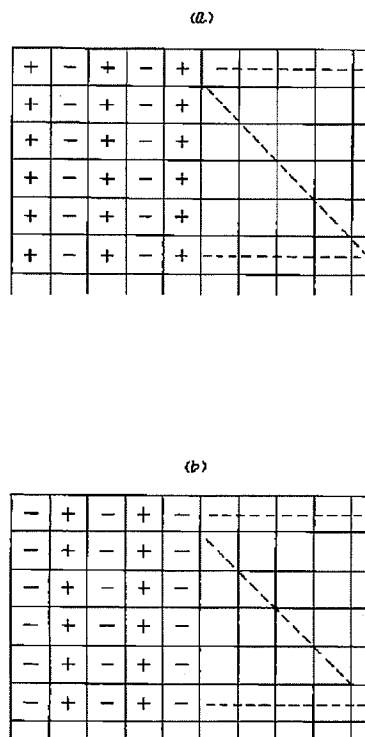
151a, 151b, 151c ... 出力切り換え回路



【図23】

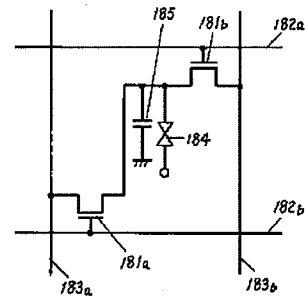


【図24】



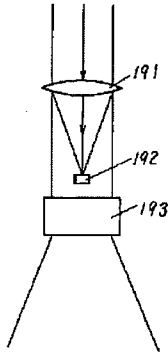
【図25】

181a, 181b ... TFT  
 182a, 182b ... ゲート信号線  
 183a, 183b ... ソース信号線  
 184 ... 液晶  
 185 ... 付加容量



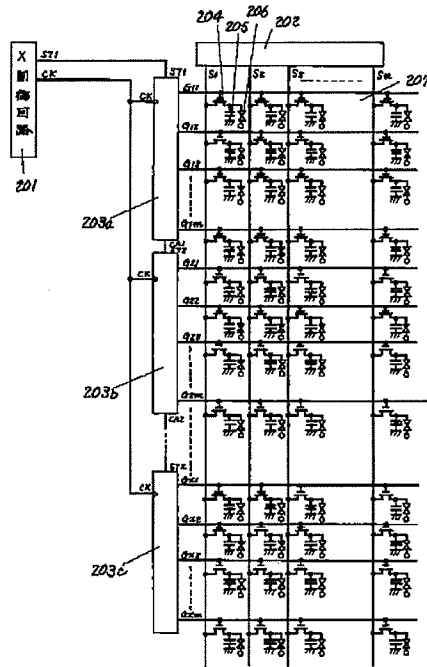
【図26】

- 191 --- レンズ  
192 --- 遮光体  
193 --- 投写レンズ



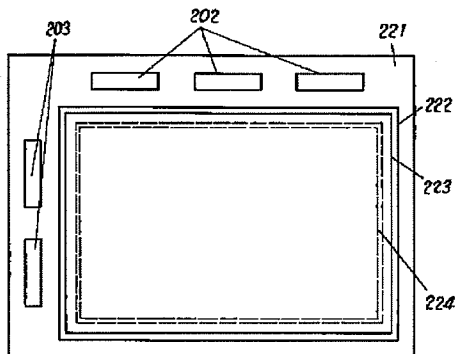
【図27】

- 201 --- X 制御回路  
202 --- Y 制御回路  
203a, 203b, 203c --- ゲートドライバIC  
204 --- TFT 素子  
205 --- 画素 (発光素子)  
206 --- 画素 (受光素子)  
207 --- 画素 (受光素子)  
ST1, ST2, ST3 --- スタートパルス信号線  
CK --- クロック信号線  
CAL, CA2 --- セリパルス信号線  
S1 ~ S4 --- シフト信号線  
Q1 ~ Q4 --- ゲート信号線



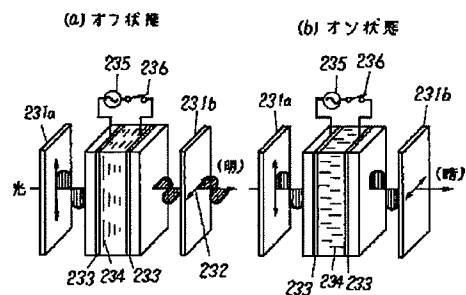
【図29】

- 221 --- フレイ基板  
222 --- 封向基板  
223 --- 封向フィルム  
224 --- 封止樹脂

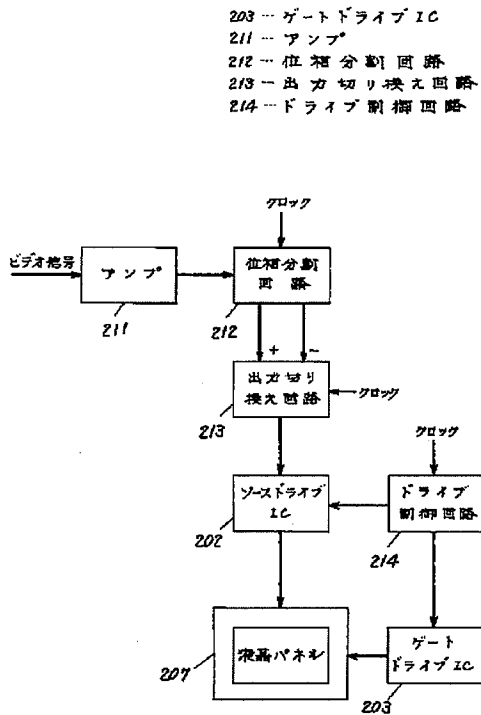


【図30】

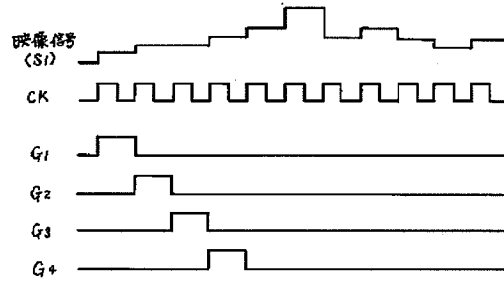
- 231a, 231b --- 偏光板  
232 --- 偏光方向  
233 --- 透明電極  
234 --- 液晶分子  
235 --- 信号線  
236 --- スイッチ



【図28】



【図31】

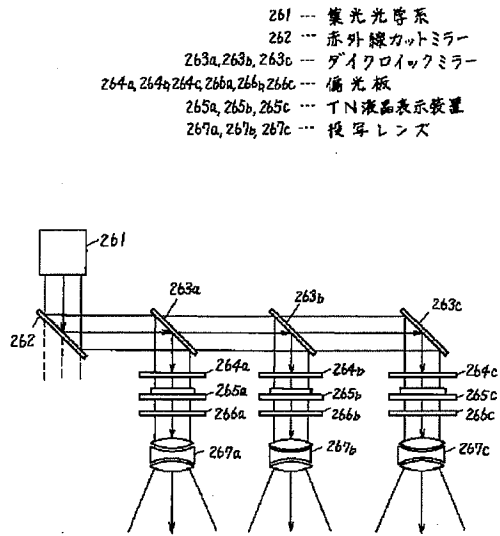


【図32】

	S1	S2	S3	S4	S5	S <sub>n-3</sub>	S <sub>n-2</sub>	S <sub>n-1</sub>	S <sub>n</sub>
	y <sub>1</sub>	y <sub>2</sub>	y <sub>3</sub>	y <sub>4</sub>	y <sub>5</sub>	y <sub>n-3</sub>	y <sub>n-2</sub>	y <sub>n-1</sub>	y <sub>n</sub>
G <sub>1</sub>	x <sub>1</sub>	a <sub>1</sub>	a <sub>2</sub>	a <sub>3</sub>	a <sub>4</sub>	a <sub>n-3</sub>	a <sub>n-2</sub>	a <sub>n-1</sub>	a <sub>n</sub>
G <sub>2</sub>	x <sub>2</sub>	b <sub>1</sub>	b <sub>2</sub>	b <sub>3</sub>	b <sub>4</sub>	b <sub>n-3</sub>	b <sub>n-2</sub>	b <sub>n-1</sub>	b <sub>n</sub>
G <sub>3</sub>	x <sub>3</sub>	c <sub>1</sub>	c <sub>2</sub>	c <sub>3</sub>	c <sub>4</sub>	c <sub>n-3</sub>	c <sub>n-2</sub>	c <sub>n-1</sub>	c <sub>n</sub>
G <sub>4</sub>	x <sub>4</sub>	d <sub>1</sub>	d <sub>2</sub>	d <sub>3</sub>	d <sub>4</sub>	d <sub>n-3</sub>	d <sub>n-2</sub>	d <sub>n-1</sub>	d <sub>n</sub>
G <sub>5</sub>	x <sub>5</sub>	e <sub>1</sub>	e <sub>2</sub>	e <sub>3</sub>	e <sub>4</sub>	e <sub>n-3</sub>	e <sub>n-2</sub>	e <sub>n-1</sub>	e <sub>n</sub>
G <sub>6</sub>	x <sub>6</sub>	f <sub>1</sub>	f <sub>2</sub>	f <sub>3</sub>	f <sub>4</sub>	f <sub>n-3</sub>	f <sub>n-2</sub>	f <sub>n-1</sub>	f <sub>n</sub>
G <sub>7</sub>	x <sub>7</sub>	g <sub>1</sub>	g <sub>2</sub>	g <sub>3</sub>	g <sub>4</sub>	g <sub>n-3</sub>	g <sub>n-2</sub>	g <sub>n-1</sub>	g <sub>n</sub>
G <sub>8</sub>	x <sub>8</sub>	h <sub>1</sub>	h <sub>2</sub>	h <sub>3</sub>	h <sub>4</sub>	h <sub>n-3</sub>	h <sub>n-2</sub>	h <sub>n-1</sub>	h <sub>n</sub>
G <sub>9</sub>	x <sub>9</sub>	i <sub>1</sub>	i <sub>2</sub>	i <sub>3</sub>	i <sub>4</sub>	i <sub>n-3</sub>	i <sub>n-2</sub>	i <sub>n-1</sub>	i <sub>n</sub>
G <sub>10</sub>	x <sub>10</sub>	j <sub>1</sub>	j <sub>2</sub>	j <sub>3</sub>	j <sub>4</sub>	j <sub>n-3</sub>	j <sub>n-2</sub>	j <sub>n-1</sub>	j <sub>n</sub>
G <sub>m-4</sub>	x <sub>m-4</sub>	s <sub>1</sub>	s <sub>2</sub>	s <sub>3</sub>	s <sub>4</sub>	s <sub>n-3</sub>	s <sub>n-2</sub>	s <sub>n-1</sub>	s <sub>n</sub>
G <sub>m-3</sub>	x <sub>m-3</sub>	t <sub>1</sub>	t <sub>2</sub>	t <sub>3</sub>	t <sub>4</sub>	t <sub>n-3</sub>	t <sub>n-2</sub>	t <sub>n-1</sub>	t <sub>n</sub>
G <sub>m-2</sub>	x <sub>m-2</sub>	u <sub>1</sub>	u <sub>2</sub>	u <sub>3</sub>	u <sub>4</sub>	u <sub>n-3</sub>	u <sub>n-2</sub>	u <sub>n-1</sub>	u <sub>n</sub>
G <sub>m-1</sub>	x <sub>m-1</sub>	v <sub>1</sub>	v <sub>2</sub>	v <sub>3</sub>	v <sub>4</sub>	v <sub>n-3</sub>	v <sub>n-2</sub>	v <sub>n-1</sub>	v <sub>n</sub>
G <sub>m</sub>	x <sub>m</sub>	w <sub>1</sub>	w <sub>2</sub>	w <sub>3</sub>	w <sub>4</sub>	w <sub>n-3</sub>	w <sub>n-2</sub>	w <sub>n-1</sub>	w <sub>n</sub>
G <sub>m+1</sub>	x <sub>m+1</sub>	x <sub>1</sub>	x <sub>2</sub>	x <sub>3</sub>	x <sub>4</sub>	x <sub>n-3</sub>	x <sub>n-2</sub>	x <sub>n-1</sub>	x <sub>n</sub>
G <sub>m+2</sub>	x <sub>m+2</sub>	y <sub>1</sub>	y <sub>2</sub>	y <sub>3</sub>	y <sub>4</sub>	y <sub>n-3</sub>	y <sub>n-2</sub>	y <sub>n-1</sub>	y <sub>n</sub>
G <sub>m+3</sub>	x <sub>m+3</sub>	z <sub>1</sub>	z <sub>2</sub>	z <sub>3</sub>	z <sub>4</sub>	z <sub>n-3</sub>	z <sub>n-2</sub>	z <sub>n-1</sub>	z <sub>n</sub>



【図33】



【図34】

